

DIALOG(R)File 351:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

011485133 \*\*Image available\*\*

WPI Acc No: 1997-463038/ 199743

XRPX Acc No: N97-385747

Image formation panel mfg method - involves emitting electrons from  
surface conduction type electron emitting elements after exhausting inner  
side of air- tight container

Patent Assignee: CANON KK (CANO )

Number of Countries: 001 Number of Patents: 001

Patent Family:

| Patent No  | Kind | Date     | Applicat No | Kind | Date     | Week     |
|------------|------|----------|-------------|------|----------|----------|
| JP 9213224 | A    | 19970815 | JP 9620991  | A    | 19960207 | 199743 B |

Priority Applications (No Type Date): JP 9620991 A 19960207

Patent Details:

| Patent No  | Kind | Lan | Pg | Main IPC    | Filing Notes |
|------------|------|-----|----|-------------|--------------|
| JP 9213224 | A    |     | 29 | H01J-009/39 |              |

Abstract (Basic): JP 9213224 A

The method involves forming surface conduction type electron emitting elements (1002) on a substrate (1001). The elements are placed inside an air-tight container and the air in the container is evacuated.

Then, electron emitting elements are energized and activated. The electrons are emitted from the elements when container is further evacuated.

ADVANTAGE - Separates gas absorbed to surface of fluorescent material. Increases irradiation area on fluorescent material.

**THIS PAGE BLANK (USFIC)**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-213224

(43)Date of publication of application : 15.08.1997

(51)Int.Cl.

H01J 9/39  
G09F 9/313  
H01J 9/02  
H01J 31/12

(21)Application number : 08-020991

(71)Applicant : CANON INC

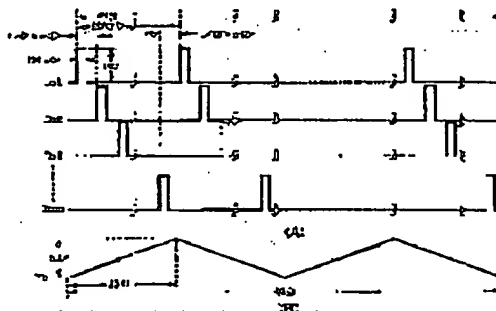
(22)Date of filing : 07.02.1996

(72)Inventor : ANDO YOICHI  
YAMAGUCHI EIJI  
SUZUKI HIDETOSHI(54) MANUFACTURE OF IMAGE FORMING PANEL, ITS DEGASSING DEVICE, AND  
IMAGE FORMING DEVICE USING THE IMAGE FORMING PANEL

(57)Abstract:

**PROBLEM TO BE SOLVED:** To remove a gas absorbed or attached to the surface of a phosphor efficiently, by discharging electrons from a electron source, and irradiating the surface of the phosphor by electrons during evacuation of an airtight container.

**SOLUTION:** A pulse voltage (the voltage 14V and the pulse width 100  $\mu$  sec.) is applied to a terminal D  $\times$  1, form a pulse generating power source and a control switching circuit. In this case, the other terminals are all earthed to the ground. Then, the pulse is applied to a terminal D  $\times$  2 after 1/(5  $\times$  m)sec. (m is the terminal number in forward direction), to make the operation frequency 5Hz. In such a way, the line in the forward direction is selected in order, at every 1/(5  $\times$  m)sec. and power is fed to the terminal D  $\times$  m, and when the selection of the final line is finished, it is returned to the first line (the derminal D  $\times$  1), and after that, the same operation is repeated.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

**THIS PAGE BLANK (USPTO)**

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213224

(43) 公開日 平成9年(1997)8月15日

| (51) Int.Cl. <sup>9</sup> | 識別記号  | 庁内整理番号 | F I           | 技術表示箇所 |
|---------------------------|-------|--------|---------------|--------|
| H 0 1 J                   | 9/39  |        | H 0 1 J 9/39  | A      |
| G 0 9 F                   | 9/313 |        | G 0 9 F 9/313 | Z      |
| H 0 1 J                   | 9/02  |        | H 0 1 J 9/02  | B      |
|                           | 31/12 |        | 31/12         | C      |

審査請求 未請求 請求項の数 18 O L (全 29 頁)

(21) 出願番号 特願平8-20991

(22) 出願日 平成8年(1996)2月7日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 安部 洋一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 山口 英司

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 田 英俊

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

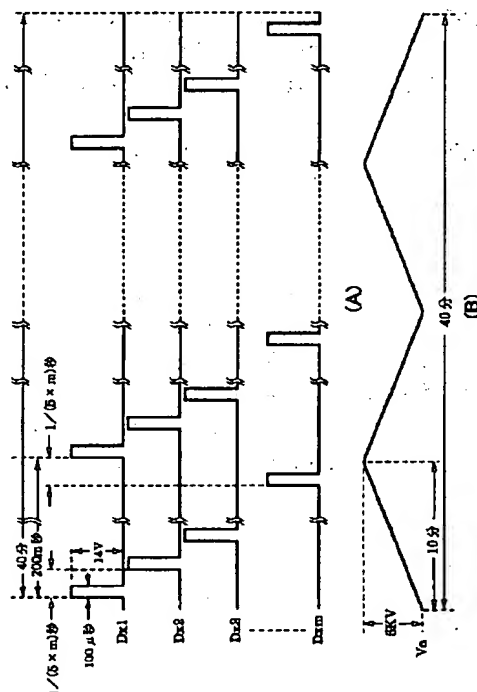
(74) 代理人 弁理士 大塚 康徳 (外1名)

(54) 【発明の名称】 画像形成パネルの製造方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置

## (57) 【要約】

【課題】 気密容器内の排気中に、電子源から電子を放出させて蛍光体面を照射することにより、蛍光体面に吸着或は付着したガスを効率良く脱離できる画像形成パネルの製造方法及び脱ガス装置及び当該画像形成パネルを用いた画像形成装置を提供する。

【解決手段】 マルチ電子源基板の表面伝導型電子放出素子の通電活性化終了後、そのパネル容器を排気する際、マルチ電子源基板とフェースプレート間に印加する加速電圧を0～5 [KV] の間で変化させ、このマルチ電子源の行方向端子Dx1～Dxmのそれぞれに印加するパルス電圧を14 [V] 固定で、100μ秒のパルス幅とする。このようなパルス電圧の印加サイクルを200ミリ秒周期で行方向端子の全てに対して順次実行し、このようなサイクルを複数回繰返すことにより、フェースプレートの蛍光体に付着或は吸着されているガスを迅速に脱離して除去することができる。



## 【特許請求の範囲】

【請求項1】 電極間に電子放出部を形成した表面伝導型放出素子を複数素子備えたマルチ電子源を有する画像形成パネルの製造方法であって、前記マルチ電子源の各表面伝導型電子放出素子を基板上に形成する工程と、

気密容器内を排気した後、前記気密容器内で前記表面伝導型電子放出素子に対して通電フォーミングを行う工程と、

前記気密容器内で通電活性化を行う工程と、前記通電活性化の後、前記気密容器より更に排気する際に、前記表面伝導型電子放出素子から電子を放出させる電子放出工程と、を有することを特徴とする画像形成パネルの製造方法。

【請求項2】 請求項1に記載の製造方法において、前記画像形成パネルは蛍光体を有し、前記電子放出工程では前記蛍光体に電子を照射する。

【請求項3】 請求項2に記載の製造方法において、前記電子放出工程では前記マルチ電子源の行或は列方向配線の少なくとも1つにパルス電圧を印加し、前記基板と前記蛍光体との間に直流電圧を印加する。

【請求項4】 請求項3に記載の製造方法において、前記電子放出工程では前記直流電圧を所定の周期で昇圧或は減圧させる。

【請求項5】 請求項4に記載の製造方法において、前記電子放出工程では前記パルス電圧の電圧値を所定幅で変更する。

【請求項6】 請求項3に記載の製造方法において、前記電子放出工程では前記パルス電圧の極性を所定の周期で変更する。

【請求項7】 請求項3に記載の製造方法において、前記電子放出工程では前記パルス電圧の電圧値を所定幅で変更するとともに、当該電圧値の極性を所定周期で変更する。

【請求項8】 請求項3に記載の製造方法において、前記電子放出工程では前記パルス電圧の電圧値を所定幅で変更するとともに、前記直流電圧を所定周期で変更する。

【請求項9】 請求項3に記載の製造方法において、前記電子放出工程では前記パルス電圧の電圧値を所定幅で変更するとともに、当該電圧値の極性を所定周期で変更し、更に前記直流電圧を所定周期で変更する。

【請求項10】 電極間に電子放出部を形成した表面伝導型放出素子を複数素子備えたマルチ電子源を有する画像形成パネルの脱ガス装置であって、前記マルチ電子源の行或は列方向の表面伝導型電子放出素子に素子電圧を印加する通電手段と、前記マルチ電子源を配置した基板と前記画像形成パネルの蛍光体との間に加速電圧を印加する加速電圧印加手段と、

前記マルチ電子源の通電活性化の後、前記画像形成パネルより更に排気する排気手段と、前記排気手段による排気時、前記通電手段と前記加速電圧印加手段とを駆動して前記マルチ電子源から前記蛍光体に電子を照射させる制御手段と、を有することを特徴とする脱ガス装置。

【請求項11】 請求項10に記載の脱ガス装置において、前記制御手段は前記マルチ電子源の行或は列方向配線の少なくとも1つにパルス電圧を印加する。

【請求項12】 請求項11に記載の脱ガス装置において、前記制御手段は前記パルス電圧を所定の周期で昇圧或は減圧させる。

【請求項13】 請求項11に記載の脱ガス装置において、前記制御手段は前記パルス電圧の電圧値を所定幅で変更する。

【請求項14】 請求項11に記載の脱ガス装置において、前記制御手段は前記パルス電圧の極性を所定の周期で変更する。

【請求項15】 請求項11に記載の脱ガス装置において、前記制御手段は前記パルス電圧の電圧値を所定幅で変更するとともに、当該パルス電圧の極性を所定周期で変更する。

【請求項16】 請求項11に記載の脱ガス装置において、前記制御手段は前記パルス電圧の電圧値を所定幅で変更するとともに、前記加速電圧を所定周期で変更する。

【請求項17】 請求項11に記載の脱ガス装置において、前記制御手段は前記パルス電圧の電圧値を所定幅で変更するとともに、当該パルス電圧の極性を所定周期で変更し、更に前記加速電圧を所定周期で変更する。

【請求項18】 請求項1乃至9のいずれか1項に記載の製造方法により製造された画像形成パネルと、画像信号を入力する入力手段と、前記画像信号に基づいて前記画像形成パネルを駆動するための駆動信号を発生する駆動信号発生手段と、前記駆動信号発生手段により発生された駆動信号に基づいて前記画像形成パネルを駆動して画像を形成する駆動手段と、を有することを特徴とする画像形成装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、基板上に複数の表面伝導型電子放出素子を配置したマルチ電子源を有する画像形成パネルの製造方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置に関するものである。

## 【0002】

【従来技術】従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、例えば表面伝導型電子放出素子や、電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型

放出素子(以下MIM型と記す)などが知られている。

【0003】またFE型の例としては、例えば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)や、或は、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)などが知られている。

【0004】また、MIM型の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 646 (1961)などが知られている。

【0005】表面伝導型電子放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)や、後述する他の例が知られている。

【0006】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン(Elinson)等によるSnO<sub>2</sub>薄膜を用いたものの他に、Au薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)]や、In<sub>2</sub>O<sub>3</sub>/SnO<sub>2</sub>薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久他: 真空, 第26巻, 第1号, 22 (1983)]等が報告されている。

【0007】これらの表面伝導型電子放出素子の素子構成の典型的な例として、図29に前述のM. Hartwellらによる素子の平面図を示す。図29において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。この導電性薄膜3004に、後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5~1[mm]、幅Wは、0.1[mm]に設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0008】M. Hartwellらによる素子をはじめとして上述の表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。即ち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には亀裂が発生

する。この通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0009】例えば、表面伝導型電子放出素子は、冷陰極素子の中でも特に構造が単純で製造も容易であることから、大面積に互り多数の素子を形成できる利点がある。そこで例えば本願出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0010】また、表面伝導型電子放出素子の応用については、例えば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0011】特に画像表示装置への応用としては、例えば本願出願人によるUSP5,066,883や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型電子放出素子と電子ビームの照射により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。このような表面伝導型電子放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0012】本願発明者らは、上記従来技術に記載したものを初めとして、種々の材料、製法、構造の冷陰極素子を試みてきた。更に、多数の冷陰極素子を配列したマルチ電子ビーム源、並びにこのマルチ電子ビーム源を応用した画像表示装置について研究を行ってきた。

【0013】本願発明者らは、例えば図30に示す電気的な配線方法によるマルチ電子ビーム源を試みてきた。即ち、冷陰極素子を2次元的に多数個配列し、これらの素子を図示のようにマトリクス状に配線したマルチ電子ビーム源である。

【0014】図中、4001は冷陰極素子を模式的に示したものの、4002は行方向配線、4003は列方向配線を示している。行方向配線4002及び列方向配線4003は、実際には有限の電気抵抗を有するものであるが、図においては配線抵抗4004及び4005として示されている。上述のような配線方法を、単純マトリクス配線と呼ぶ。尚、図示の便宜上、6×6のマトリクスで示しているが、マトリクスの規模はむしろこれに限ったわけではなく、例えば画像表示装置用のマルチ電子ビーム源の場合には、所望の画像表示を行うのに足りるだけの素子を配列し配線するものである。

【0015】表面伝導型電子放出素子を単純マトリクス配線したマルチ電子ビーム源においては、所望の電子ビームを出力させるため、行方向配線4002及び列方向配線4003に適宜の電気信号を印加する。例えば、マトリクスの中の任意の1行の表面伝導型電子放出素子を

駆動するには、選択する行の行方向配線4002には選択電圧 $V_s$ を印加し、同時に非選択の行の行方向配線4002には非選択電圧 $V_{ns}$ を印加する。これと同期して列方向配線4003に電子ビームを出力するための駆動電圧 $V_e$ を印加する。この方法によれば、配線抵抗4004及び4005による電圧降下を無視すれば、選択する行の表面伝導型電子放出素子には、 $(V_e - V_s)$ の電圧が印加され、また非選択行の表面伝導型電子放出素子には $(V_e - V_{ns})$ の電圧が印加される。ここで、これら $V_e$ 、 $V_s$ 、 $V_{ns}$ の電圧値を適宜の大きさの電圧にすれば、選択する行の表面伝導型電子放出素子だけから所望の強度の電子ビームが出力されるはずであり、また列方向配線4003の各々に異なる駆動電圧 $V_e$ を印加すれば、選択する行の素子の各々から異なる強度の電子ビームが出力されるはずである。また、表面伝導型電子放出素子の応答速度は高速であるため、駆動電圧 $V_e$ を印加する時間の長さを変えれば、電子ビームが出力される時間の長さも変えることができるはずである。

【0016】従って、表面伝導型電子放出素子を単純マトリクス配線したマルチ電子ビーム源には種々の応用でできる可能性があり、例えば画像情報に応じた電気信号を適宜印加すれば、画像表示装置用の電子源として好適に用いることができる。

【0017】

【発明が解決しようとする課題】しかしながら、表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源には、実際には以下に述べるような問題が発生していた。

【0018】このマルチ電子ビーム源の詳しい製造方法は後述するが、このマルチ電子ビーム源を用いて画像形成装置を製造するためには、まずマルチ電子ビーム源と電子ビームの照射により発光する蛍光体と排気管とを含む気密容器を組み立てる。次に、その排気管を通じて気密容器内を真空排気した後、その排気管を封止し、封止の直前あるいは封止後にゲッター膜を形成する。このようにして内部が真空に保たれた気密容器を製造する。

【0019】このような方法で製造された画像形成装置を用いて画像形成を行った場合、マルチ電子源から放出される電子の照射により蛍光体面に吸着したガスが脱離し、ゲッター膜のゲッター作用の寿命を低下させる原因となっていた。また、その脱離したガスの種類によっては、表面伝導型放出素子そのものの寿命をも低下させることになり、画像形成装置の寿命を著しく低下させるという問題があった。また場合によっては、電子放出素子から放出される電子ビームの量が不安定となり画像情報を正確に形成できなくなるといった問題が生じていた。

【0020】本発明は上記従来例に鑑みてなされたもので、気密容器内の排気中に、電子源から電子を放出させて蛍光体面を照射することにより、蛍光体面に吸着或は付着したガスを効率良く脱離する画像形成パネルの製造

方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置を提供することを目的とする。

【0021】また本発明の目的は、蛍光体面のガスをより効率的に除去できる画像形成パネルの製造方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置を提供することにある。

【0022】また本発明の他の目的は、蛍光体面に電子が照射される面積を広くして、より効率良くガスを除去できる画像形成パネルの製造方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置を提供することにある。

【0023】また本発明の他の目的は、電子源と蛍光体面との間に印加される電圧を変更することにより電子が照射される位置を変更させて、より効率良くガスを除去できる画像形成パネルの製造方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置を提供することにある。

【0024】また本発明の他の目的は、電子源に印加される電圧を変更することにより電子が照射される位置を変更させて、より効率良くガスを除去できる画像形成パネルの製造方法及びその脱ガス装置及び前記画像形成パネルを用いた画像形成装置を提供することにある。

【0025】

【課題を解決するための手段】上記目的を達成するために本発明の画像形成パネルの製造方法は以下のような工程を備える。即ち、電極間に電子放出部を形成した表面伝導型放出素子を複数素子備えたマルチ電子源を有する画像形成パネルの製造方法であって、前記マルチ電子源の各表面伝導型電子放出素子を基板上に形成する工程と、気密容器内を排気した後、前記気密容器内で前記表面伝導型電子放出素子に対して通電フォーミングを行う工程と、前記気密容器内で通電活性化を行う工程と、前記通電活性化の後、前記気密容器より更に排気する際に、前記表面伝導型電子放出素子から電子を放出させる電子放出工程とを有する。

【0026】また上記目的を達成するために本発明の脱ガス装置は以下のような構成を備える。即ち、電極間に電子放出部を形成した表面伝導型放出素子を複数素子備えたマルチ電子源を有する画像形成パネルの脱ガス装置であって、前記マルチ電子源の行或は列方向の表面伝導型電子放出素子に素子電圧を印加する通電手段と、前記マルチ電子源を配置した基板と前記画像形成パネルの蛍光体との間に加速電圧を印加する加速電圧印加手段と、前記マルチ電子源の通電活性化の後、前記画像形成パネルより更に排気する排気手段と、前記排気手段による排気時、前記通電手段と前記加速電圧印加手段とを駆動して前記マルチ電子源から前記蛍光体に電子を照射させる制御手段とを有する。

【0027】また上記目的を達成するために本発明の画像形成装置は以下のような構成を備える。即ち、請求項

1乃至9のいずれか1項に記載の製造方法により製造された画像形成パネルと、画像信号を入力する入力手段と、前記画像信号に基づいて前記画像形成パネルを駆動するための駆動信号を発生する駆動信号発生手段と、前記駆動信号発生手段により発生された駆動信号に基づいて前記画像形成パネルを駆動して画像を形成する駆動手段とを有する。

【0028】

【発明の実施の形態】本実施の形態によれば、脱ガス時、表面伝導型電子放出素子に印加するパルス電圧値を固定にし、加速電圧を所定幅（例えば5KV幅）の間で変更させて印加する。

【0029】本実施の形態によれば、脱ガス時、加速電圧を固定にし、表面伝導型電子放出素子に印加するパルス電圧値を、例えば行或は列方向の全ラインに対して終了するごとに、所定電圧ずつ増加あるいは減少させる。これによりパルス電圧の波高値は所定電圧と最大電圧値との間で変化される。

【0030】本実施の形態によれば、脱ガス時、加速電圧を固定にし、表面伝導型電子放出素子に印加するパルス電圧値を、例えば行或は列方向の全ラインに対して終了するごとに、所定電圧ずつ増加あるいは減少させる。そして、パルス電圧の波高値が最大電圧値になるとその極性を反転し、再度同様の処理を行う。

【0031】本実施の形態によれば、脱ガス時、加速電圧を所定幅で変化させ、表面伝導型電子放出素子に印加するパルス電圧値を、例えば行或は列方向の全ラインに対して終了するごとに、所定電圧ずつ増加あるいは減少させる。これによりパルス電圧及び加速電圧の波高値は所定電圧と最大電圧値との間で変化される。

【0032】本実施の形態によれば、脱ガス時、加速電圧を所定幅で変化させ、表面伝導型電子放出素子に印加するパルス電圧値を、例えば行或は列方向の全ラインに対して終了するごとに、所定電圧ずつ増加あるいは減少させる。そして、パルス電圧の波高値が最大電圧値になるとその極性を反転し、再度同様の処理を行う。

【0033】【実施の形態1】以下、添付図面を参照して本発明の好適な実施の形態を詳細に説明する。図中同じ番号のものは同じものを示している。

【0034】まず最初に本実施の形態の表面伝導型電子放出素子をマトリクス上に配列した表示パネル1000の構成と製造法について具体的な例を示して説明する。

【0035】図1は、本実施の形態に用いた表示パネル1000の外観斜視図であり、内部構造を示すためにパネルの1部を切り欠いて示している。

【0036】図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、1005～1007により表示パネル1000の内部を真空に維持するための気密容器を形成している。この気密容器を組み立てるにあたっては、各部材の接合部に十分な強度

と気密性を保持させるため封着する必要があるが、例えばフリットガラスを接合部に塗布し、大気中或は窒素雰囲気中で摂氏400～500度で10分以上焼成することにより封着を達成した。この気密容器内部を真空に排気する方法については後述する。

【0037】リアプレート1005には基板1001が固定されているが、該基板1001上には表面伝導型放出素子1002がN×M個形成されている。（ここでN、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい。本実施の形態においてはN=3072、M=1024とした）。これらN×M個の表面伝導型放出素子1002は、M本の行方向配線1003とN本の列方向配線1004により単純マトリクス配線されている。これら基板1001、表面伝導型電子放出素子1002、行方向、列方向配線1003、1004によって構成される部分をマルチ電子ビーム源と呼ぶ。なお、このマルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0038】尚、本実施の形態においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いてもよい。

【0039】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施の形態はカラー表示装置用の表示パネル1000であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤（R）、緑（G）、青（B）の3原色の蛍光体が塗り分けられている。各色の蛍光体は、例えば図2（A）に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。このような黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにするためや、外光の反射を防止して表示コントラストの低下を防ぐため、電子ビームによる蛍光膜のチャージアップを防止するためなどである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0040】また、3原色の蛍光体の塗り分け方は図2（A）に示したストライプ状の配列に限られるものではなく、例えば、図2（B）に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0041】なお、モノクローム画像表示用の表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いれば良く、また黒色導電材料は必ずしも用い

なくともよい。

【0042】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。このメタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させるためや、負イオンの衝突から蛍光膜1008を保護するため、電子ビーム加速電圧を印加するための電極として作用させるため、更には蛍光膜1008を励起した電子の導電路として作用させるためなどである。このメタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜1008の表面を平滑化処理し、その上にAl（アルミニウム）を真空蒸着する方法により形成した。なお、蛍光膜1008に低電圧用の蛍光体材料を用いた場合にはメタルバック1009は用いない。

【0043】また、本実施の形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、例えば、ITOを材料とする透明電極を設けてもよい。

【0044】また、 $Dx1 \sim Dx_m$ 、 $Dy1 \sim Dy_n$ および $Hv$ は、この表示パネル1000と不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。また、端子 $Dx1 \sim Dx_m$ はマルチ電子ビーム源の行方向配線1003と、端子 $Dy1 \sim Dy_n$ はマルチ電子ビーム源の列方向配線1004と、 $Hv$ はフェースプレート1007のメタルバック1009と電気的に接続している。

【0045】また、この気密容器内部を真空中に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗 [torr] 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。このゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、このゲッター膜の吸着作用により気密容器内は $1 \times 10$ のマイナス5乗ないしは $1 \times 10$ マイナス7乗 [torr] の真空度に維持される。

【0046】以上、本発明の実施の形態の表示パネル1000の基本構成と製法を説明した。

【0047】【実施の形態1】次に、前述した気密容器を組み立てた後、排気管を通して真空中に排気した後、排気管を封止する前に行われる本実施の形態1の脱ガス工程を図面を参照して説明する。

【0048】図3は、本実施の形態1で蛍光体の脱ガス工程を行うために、電子源を駆動するための構成の概略を示したブロック図である。

【0049】図3において、1002は表面伝導型電子

放出素子であり、この製造方法及び構成は図1-8以降の図面を参照して詳しく後述するが、電子放出部形成用の薄膜にフォーミング処理及び活性化処理を行うことにより、電子放出部を含む薄膜を形成した素子である。この表面伝導型電子放出素子1002は基板1001上に $m \times n$ 個マトリクス状に配置されており、このような表面伝導型放出素子1002を多数個備えるマルチ電子源を構成している。

【0050】7は、パルス発生電源及び制御スイッチング回路で、前述の表示パネル1000の行方向の端子 $Dx1 \sim Dx_m$ に後述するパルス信号を印加するか、或はグラウンドに接続するかを切り換えるスイッチング素子と、それらの切換え動作及びパルスの種類、波高、パルス幅、周期、発生タイミングなどを制御する回路等を備えている。またパルス発生電源及び制御スイッチング回路7は、複数の端子を同時に選択することも可能である。尚、図3の構成では、列方向の端子 $Dy1 \sim Dy_n$ はグラウンドに接続されている。

【0051】この蛍光体脱ガスは、排気管の封止の前に行われ、後述する通電活性化が終了した時点で蛍光体面に吸着されているガスを、その蛍光体面に表面伝導型電子放出素子から放出された電子を衝突させることにより脱離させるもので、そのための表面伝導型電子放出素子の駆動は行方向の1ライン、又は複数ラインずつ、或は全ラインを同時に行ってもよい。しかしながら、このために要する時間の短縮と、急激な脱ガスによる放電等による素子劣化を防ぐためには、行方向或は列方向の1ライン単位で走査して行うのが好ましい。そこで、本実施の形態では表示駆動時と同様に、行方向の1ライン単位で順次素子に通電して行った。

【0052】尚、ここで、各素子に印加する印加パルスは、パルス幅100 ( $\mu$ 秒)、電圧波高値 $V_f$ が14 (V)の矩形波を用い、選択する行方向の端子 $Dxa$  ( $1 \leq a \leq m$ ) に、このパルス信号を印加し、他の端子はグラウンドに接地し、5 (Hz)の周波数で、順次行方向に走査しながら行った。

【0053】図4は、このような脱ガス工程時の全体構成を示すブロック図である。

【0054】図4において、1115は直流高電圧電源、1007は蛍光体が形成されているフェースプレート、11は制御部（例えばパソコン）で、パルス発生電源及び制御スイッチング回路7及び直流高電圧電源1115を制御している。12は排気管を示し、不図示の排気回路に接続されている。ここで、電子源基板1001とフェースプレート1007の間にはアノード電圧 $V_a$ が印加されている。

【0055】図5 (A) ~ (C) は、このアノード電圧 $V_a$ を変化させた場合に、基板1001上の表面伝導型電子放出素子1002から放出される電子のフェースプレート1007への到達点の違いを説明する図である。

尚、この図5において、1114はアノード電極を示している。

【0056】図5(A)はアノード電圧 $V_a$ が最も低い場合を示し、図5(B)はアノード電圧 $V_a$ の電位が中位、図5(C)はアノード電圧 $V_a$ が最も高い場合を示している。このように、アノード電圧 $V_a$ を高くするに従って、表面伝導型電子放出素子1002から放出される電子のフェースプレート1007への到達点が、素子1002の真上方向に移動していることがわかる。即ち、これにより、この脱ガス工程において、アノード電圧 $V_a$ を高電位と低電位との間で変化させることにより、放出電子が衝突する蛍光体の面積をより広くでき、より広い面積の蛍光体面からの脱ガスをより速く行うことができる。尚、本実施の形態1では、アノード電圧 $V_a$ を500[V]/(分)で5[KV]まで昇圧し、同じレートで減圧することを1サイクルとして、2サイクル行った。

【0057】尚、図5から明らかなように、放出された電子はある程度の広がりを持って蛍光体面に衝突するため、アノード電圧 $V_a$ をある程度の電圧幅で階段状に変化させても同様の効果が得られるが、本実施の形態1では連続的に変化させた。

【0058】図6(A)は、本実施の形態1における蛍光体の脱ガス工程を行う際の電子源を駆動を示す図で、図6(B)はアノード電圧 $V_a$ の変化を示すタイミング図、図7は電子源を駆動するためのフローチャート、そして図8は高圧電源1115を駆動する処理を示すフローチャートである。以下、これら図6(A)(B)及び図7、図8を参照して本実施の形態1の蛍光体脱ガス工程について詳細に説明する。

【0059】まずパルス発生電源及び制御スイッチング回路7から端子Dx1に図6(A)に示すようなパルス電圧(電圧14[V]、パルス幅100 $\mu$ 秒)を印加する。尚、この時、他の端子は全てグランドに接地されている。次に動作周波数が5(Hz)になるように、 $1/(5 \times m)$ 秒後( $m$ は行方向の端子数)に端子Dx2にパルスを印加する。尚、この時も他の端子をグランドとする。このようにして $1/(5 \times m)$ 秒毎に順次に行方向ラインを選択していき、端子Dxmに通電して最後のラインを選択し終わったなら1ライン目(端子Dx1)に戻り(本実施の形態の場合200ミリ秒(1/5秒)後)、以下同様に繰り返す。

【0060】この時、アノード電圧 $V_a$ を出力する直流高電圧電源1115は、図6(B)に示すように、これとは独立して駆動され、本実施の形態1の場合、アノード電圧 $V_a$ は、10分間で0[KV]から5[KV]まで連続的に昇圧され、次の10分間で5[KV]から0[KV]まで連続的に減圧される。このような昇圧及び減圧が2回繰返され、これら2サイクルは計40分で終了する。

【0061】なお上述の素子駆動電圧 $V_f$ (ここでは14[V])、アノード電圧 $V_a$ の通電条件は、本実施の形態の表面伝導型放出素子1002に関する好ましい条件であり、表面伝導型放出素子1002の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。また、このような表面伝導型電子放出素子を配置した電子源の駆動は行方向の複数ラインを単位として走査させても良く、もちろん上記実施の形態において行と列が反対でもよい。

【0062】図7は、制御部11により実施されるパルス発生電源及び制御スイッチング回路7の制御処理を示すフローチャートである。

【0063】まずステップS1で、行方向の端子数を計数するための変数 $k$ を“1”にセットし、ステップS2で、1ラインの通電周期を計時するための時間変数 $t$ を“0”にセットする。そしてステップS3に進み、端子Dxk( $k$ は変数 $k$ の値で定まる)を選択し、他の端子は全て接地する。そしてステップS4に進み、ステップS3で選択された行方向の端子Dxkに電圧値14[V]で、パルス幅が100 $\mu$ 秒のパルスを印加する。次にステップS5に進み、変数 $k$ の値を+1し、ステップS6で、時間 $t$ が $\{1/(f \times m)\}$ よりも大きくなったかどうか、即ち、次のラインの通電時間になったかどうかをみる。ここで $f$ は周波数を示し、前述の例では $f=5$ である。こうして経過時間 $t$ が $\{1/(f \times m)\}$ よりも大きくなるとステップS7に進み、変数 $k$ の値が“ $m+1$ ”よりも大きくなったか、即ち、行方向の全ての端子への通電が終了したかをみる。終了していなければステップS2に戻って、ステップS5でカウントアップされた $k$ の値に従って次のラインを選択して前述の処理を実行するが、終了したときはステップS1に戻り、再び端子Dx1よりの通電を開始する。

【0064】図8は、図7の処理とは独立に制御回路11により実行される高圧電源1115の制御を示すフローチャートである。

【0065】まずステップS11で、時間変数 $t_1$ を“0”にセットし、ステップS12で、高圧電源1115の出力電圧を“0”にセットする。ステップS13では、時間変数 $t_1$ により10msec(ミリ秒)が経過したかを調べ、10ミリ秒経過するとステップS14に進み、高圧電源1115の出力を $1/12$ [V]だけ昇圧する。そしてステップS15で、10分が経過したかを調べ、10分が経過していないときはステップS13に戻り前述の処理を実行する。

【0066】ステップS15で10分が経過するとステップS16に進み、時間変数を $t_1$ を“0”にセットし、ステップS17で、時間変数 $t_1$ により10msec(ミリ秒)が経過したかを調べ、10ミリ秒経過するとステップS18に進み、高圧電源1115の出力を $1/12$ [V]だけ減圧する。そしてステップS19でス

テップS15と同様に10分が経過したかを調べ、10分経過するとステップS20に進み、このような処理を2回繰返し実行したかを調べ、そうでなければステップS11に戻り、再度前述の処理を繰返し実行する。

【0067】尚、図7及び図8のフローチャートにおいて、時間変数 $t$ 、 $t_1$ の値は、制御回路11に内蔵されているタイマ（図示せず）等により、時間の経過とともに順次更新されているものとする。

【0068】また、図8のフローチャートでは、10 msec毎に1/12 [V] ずつ段階的に出力電圧値を更新するようにしたが本発明はこれに限定されず、前述のように連続して電圧値を変更しても良い。

【0069】〔実施の形態2〕以下に添付図面を参照して本発明の実施の形態2について、排気管の封止前の蛍光体の脱ガスの処理のみを説明する。尚、電子源を駆動するための電気回路の概略構成及び電子源の駆動方法は、前述の実施の形態1と同じであるので、その説明を省略する。

【0070】ここで、前述の実施の形態1と異なるのは、アノード電圧 $V_a$ を一定（5 [KV]）に保ち、1スクロールごと（本実施の形態では200ミリ秒）に、印加パルスの波高値 $V_f$ を0.1 Vずつ変化させる点である。なお、ここで印加パルスは、パルス幅100 ( $\mu$  sec)、素子電圧 $V_f$ は、8~14 [V] の矩形波を用い、アノード電圧 $V_a$ は5 KVで一定とした。

【0071】図9は、本実施の形態2における全体構成を示すブロック図で、前述の図4と共通する部分は同じ番号で示している。これら図4と図9から明らかなように、この実施の形態2の図9では、制御回路（パソコン）11が直流高圧電源1115を制御していない点が図4の構成と異なっている。

【0072】図10 (A) ~ (C) は、波高値 $V_f$ を変化させた場合の表面伝導型電子放出素子から放出される電子がフェースプレート1007に到達する点を表わす模式図で、図10 (A) が最も波高値が高く、図10 (C) がもっとも波高値が低い場合を示している。尚、ここで電子は負の極性を有しているため、正側の電位が印加されている電極側に引っ張られている。

【0073】図10 (A) ~ (C) から明らかなように、素子電圧の波高値 $V_f$ を低くするに従って放出された電子がフェースプレート1007に到達する点が表面伝導型電子放出素子の真上方向に移動している。従って、前述の実施の形態1のアノード電圧のように、この素子電圧の波高値 $V_f$ を変更すれば、より広い面積の蛍光体面に電子を衝突させて脱ガスを行うことができる。

【0074】尚、図10に示すとおり、放出された電子はある程度の広がりを持って蛍光体面に衝突するため、波高値 $V_f$ の昇圧ステップを適当に設定することにより、蛍光体表面の電子が衝突する領域を連続的に広げて蛍光体面の脱ガスを行うことができる。本実施の形態2

では、波高値 $V_f$ を0.1 [V] / (1スクロール) で8 [V] から14 [V] まで昇圧することを繰返した。

【0075】図11は、本実施の形態2で蛍光体の脱ガス工程を行う際の電子源を駆動するためのフローチャートを、図12は電子源の駆動及びアノード電圧 $V_a$ のタイムチャートを示す。以下、図11及び図12を参照しながら本実施の形態2の蛍光体脱ガス工程について詳細に説明する。

【0076】端子 $D_{x1}$ から端子 $D_{xm}$ までの選択の仕方は前述の実施の形態1と同じであるが、素子電圧の波高値 $V_f$ は、まず最初は8 [V] で行う。そして最後のライン（端子 $D_{xm}$ ）を選択して全ての行方向端子への通電を終了すると、パルス発生電源及び制御スイッチング回路7を制御して、その出力電圧 $V_f$ を8.1 [V] に0.1 [V] だけ昇圧して1ライン目（端子 $D_{x1}$ ）に戻る（本実施の形態の場合200ミリ秒後）。

【0077】このようにして、1スクロール毎に波高値 $V_f$ を0.1 [V] ずつ昇圧し、波高値 $V_f$ が14 [V] になるまで（本実施の形態の場合12 sec 後）同様の動作を繰返す。こうして波高値 $V_f$ が14 [V] になったなら再び $V_f$ を8 [V] に戻して、前述と同様に繰返し、40分後に終了する。

【0078】図11のフローチャートにおいて、まずステップS21で波高値 $V_f$ を8 [V] にセットし、ステップS22で、行方向端子を選択するための変数 $k$ を“1”に、ステップS23で、時間を計時するための変数 $t$ を“0”にセットする。そしてステップS24に進み、端子 $D_{xk}$  ( $k$ は変数 $k$ の値に従う) を選択し、他の端子を全て接地する。次にステップS25に進み、その時点で設定されている波高値 $V_f$ の値でパルス幅100  $\mu$ 秒のパルス電圧を印加する。

【0079】ステップS26~ステップS28の処理は、前述の図7のステップS5~S7の処理と同様で、ステップS28で行方向の全ての端子への通電が終了していないときはステップS29に進み、素子電圧の波高値 $V_f$ に0.1 [V] を加算する。次にステップS30で、その加算された波高値 $V_f$ が最大電圧値である14 [V] を越えているかを判断し、越えていないときはステップS22に戻り、前述の処理を実行する。また14 [V] を越えたときはステップS21に戻り、素子電圧 $V_f$ を元の8 [V] に戻して、前述の処理を繰返す。

【0080】この時のタイミングチャートが図12に示されており、一定のアノード電圧 $V_a$  (5 KV) に対して、行方向の全ての端子が200ミリ秒の周期で通電され、各サイクル毎に素子電圧 $V_f$ の波高値が0.1 [V] ずつ昇圧されている。

【0081】なお上述の波高値 $V_f$ 、アノード電圧 $V_a$ の通電条件は、本実施の形態2の表面伝導型放出素子に関する好ましい条件の一例を示しており、表面伝導型放出

素子の設計を変更した場合には、それに応じてこれら電圧条件を適宜変更するのが望ましい。また電子源の駆動は、行方向に複数ラインを単位として走査させてもよいし、複数スクロールごとに昇圧してもよい。もちろん実施の形態において行と列が反対でもよい。

【0082】〔実施の形態3〕次に、添付図面（図13、図14）を参照して本発明の実施の形態3について、第2実施の形態と異なる部分のみを説明する。印加パルスの波高値Vfを変化させる点は前述の第2実施の形態と同様であるが、本実施の形態3では、印加パルスの極性を反転しながらパルスを印加する。表面伝導型放出素子1002への印加電圧の極性を反転させれば、放出された電子は素子の垂直中心線に対して左右反対になることは、図10より明らかである。このようにして更に広い面積の蛍光体面に電子を衝突させて蛍光体面の脱ガスを行うことができる。

【0083】この動作を示したのが図13のフローチャートと図14のタイミング図である。以下、このフローチャートとタイムチャートとを参照しながら本実施の形態3を説明する。

【0084】図14のタイミング図から明らかなように、最初に行方向端子Dxiに印加する電圧を波高値8[V]から開始し14[V]まで昇圧するところまでは前述の実施の形態2と同様であるが、この実施の形態3の場合は、1.2秒を1昇圧サイクルとして、14[V]までの1昇圧サイクルが終了すると、今度は波高値Vfの極性を反転して-8[V]とし、それ以降、その電圧値を0.1Vずつ下げていき（電圧値の絶対値を上げる）、-14[V]まで下降させる。そして、-14[V]になると、2回目の昇圧サイクルを終了する。このように1昇圧サイクルごとに、表面伝導型放出素子への印加パルスの極性を反転させるものである。尚、この素子電圧の波高値Vfの極性の反転は、1昇圧サイクルごとに限らず、例えば1スクロールごとでも、1パルスごとでもよい。また正弦波のような交流波高を加えてもよい。また、Vfを変化させる割合は、0.1Vに限るものでなく任意の電圧単位で変更しても良い。

【0085】この時の処理を図13のフローチャートを参照して説明する。

【0086】まずステップS31で、初期電圧値Vf0を8[V]に設定し、次にステップS32で、電圧値Vfにこの初期電圧値Vf0をセットする。そしてステップS33に進み、端子位置を指示する変数kに“1”をセットし、時間変数tに“0”をセットする。ステップS35では、行方向端子Dxkを選択し、他の端子を全て接地する。そしてステップS36で、その選択された行方向端子に、電圧値がVfでパルス幅が100μ秒のパルス電圧を印加する。

【0087】ステップS37では変数kを+1し、ステップS38で、1行の周期に相当する時間（1/(f×

m) m：行方向の端子数）が経過したかどうかを調べ、経過するとステップS39に進み、行方向の全ての端子（Dx1~Dxm）へのパルス電圧の印加が終了したかを調べ、終了していないときはステップS34に戻る。

【0088】行方向の全ての端子へのパルス信号の印加が終了して1昇圧サイクルが終了した時はステップS39からステップS40に進み、その電圧値Vfを0.1Vだけ昇圧する（負の電圧の場合は0.1Vだけ下げる）。そしてステップS41で、その電圧値の絶対値が14[V]を越えたかどうかを調べ、越えていないときはステップS33に戻り、再度、行方向端子Dx1からパルス信号を印加する。そしてステップS41で絶対値が14[V]を越えるとステップS42に進み、初期電圧値Vf0の極性を反転する。即ち、2回目のサイクルでは、初期電圧値Vf0は-8[V]となる。そしてステップS32で、電圧値Vfにこの初期電圧値Vf0をセットして再度、ステップS33以降の前述した動作を実行する。

【0089】〔実施の形態4〕前述の実施の形態1においては、図5(C)に示すように、表面伝導型電子放出素子1002の垂直中心線に対して近い部分の蛍光体面、また実施の形態2では、図10(A)に示すように、表面伝導型電子放出素子1002の垂直中心線に対して遠い部分の蛍光体面の脱ガスが、より効果的に行なわれていると考えられる。

【0090】これに対し本実施の形態4では、前述の実施の形態1と実施の形態2との組み合わせたものであり、波高値Vf、アノード電圧Vaの両方を変化させることによって、より効果的に蛍光体面の脱ガスを行うものである。なお、この実施の形態4における装置の全体構成は前述の実施の形態1と同じであるので、その説明を省略する。

【0091】以下、図15のフローチャートと、図16及び図17のタイムチャートを参照して本発明の実施の形態4について説明する。

【0092】図17は、アノード電圧Vaの変化を示すタイムチャートで、円内に、その電圧波形を拡大して示している。

【0093】図16に示すように、表面伝導型電子放出素子の行単位の駆動方法は、前述の実施の形態2と同様に、1スクロール（200ミリ秒）ごとに波高値Vfを0.1[V]ずつ昇圧する。またアノード電圧Vaは、電子源の駆動と連動して印加され、最初は0.1[KV]に設定されており、1昇圧サイクル毎（1.2秒）毎に、0.1[KV]ずつ段階的に5[KV]まで昇圧される（10分）。そして、5[KV]に到達すると、今度は0.1[KV]ずつ段階的に0.1[KV]まで減圧する。図17に示すように、これを1サイクルとし、このサイクルを2回繰り返して処理を終了する（40分）。

【0094】なお、更に本実施の形態3のように、表面伝導型電子放出素子に印加するパルスの極性を反転させながら行ってもよい。

【0095】この時の処理を図15のフローチャートを参照して説明する。

【0096】まずステップS51で、アノード電圧 $V_a$ の初期値を0.1 [KV]に、その可変値 $S$ を0.1 [KV]に設定する。ステップS52では、素子電圧 $V_f$ の初期値を8 [V]に設定する。次にステップS53に進み、行方向の端子位置を示す変数 $k$ を“1”に、ステップS54では時間変数 $t$ を“0”にセットする。そしてステップS55に進み、行方向端子 $D_{xk}$ を選択し、他の端子を全てグランドに接地する。そしてステップS56で、パルス幅が100  $\mu$ 秒で、波高値が $V_f$ で規定されたパルス信号を、ステップS55で選択された行方向端子に入力する。そしてステップS57で、次の行方向端子への印加タイミングになったかどうかを調べ、そうであればステップS58に進み、変数 $k$ を+1し、ステップS59で、全ての行方向端子へのパルス印加が終了したかどうかをみる。

【0097】こうして全ての行方向端子へのパルス信号の印加が終了するとステップS60に進み、素子電圧 $V_f$ を0.1 [V]だけ昇圧し、ステップS61で、最大電圧14 [V]を越えたかどうかをみる。14 [V]を越えていないときはステップS53に戻り、再度行方向端子 $D_{x1}$ から前述の処理をくり返し実行する。

【0098】ステップS61で、素子電圧 $V_f$ が14 [V]以上になるとステップS62に進み、アノード電圧 $V_a$ を $S$  (0.1 [KV]) だけ昇圧する。そしてステップS63に進み、アノード電圧が最大電圧5 [KV]を越えたかどうかを調べ、そうでないときはステップS65で、0 [KV]になったかどうかをみる。これらの条件を満足しないときはステップS53に戻り、前述した処理を繰返し実行する。

【0099】ステップS63でアノード電圧 $V_a$ が5 [KV]を越えたときはステップS64に進み、アノード電圧 $V_a$ を5 [KV]に、アノード電圧 $V_a$ の可変値 $S$ の値を-0.1 [KV]に設定する。そしてステップS52に進む。これにより、これ以降はアノード電圧 $V_a$ の減圧サイクルに入る。また、ステップS65でアノード電圧 $V_a$ が0 VになるとステップS51に進み、それ以降はアノード電圧 $V_a$ の昇圧サイクルに移行する。

【0100】尚、上述したように実施の形態3の処理と実施の形態4の処理とを組合わせる場合には、図15のステップS52～S61の処理を、図13のステップS31～S42の処理に置き換えることにより実現できる。

【0101】図18は、本実施の形態の表示パネル1000に使用されるマルチ電子源の製造工程の概略を示す図である。

【0102】まずステップS100で、後述するように基板上に電極及び導電性薄膜を形成し、ステップS101で、その基板を含む気密容器を作成し、その気密容器内の排気した後、その電極間に電圧を印加して電子放出部を形成する。そしてステップS102で、その電子放出部に対して通電して活性化を実施する。尚、この通電活性化処理においては、その気密容器内には活性化のためのガスが注入されており、真空度がかなり低下した状態にある。この通電活性化処理により、基本的なマルチ電子源が製造できたことになるが、本実施の形態の特徴である、上述した実施の形態1～4で説明した脱ガス工程をステップS103で行う。これは前述したように、気密容器内を排気しながら、表面伝導型電子放出素子を行又は列毎に駆動して電子を放出させ、蛍光体面に付着或は吸着されているガスをより効率良く除去するものである。

【0103】[表示パネル1000の構成と製造法]次に、前記実施の形態の表示パネル1000に用いたマルチ電子ビーム源の製造方法について説明する。本実施の形態の画像表示装置に用いるマルチ電子ビーム源は、表面伝導型電子放出素子を単純マトリクス配線した電子源であれば、表面伝導型電子放出素子の材料や形状あるいは製法に制限はない。しかしながら、本願発明者らは、表面伝導型電子放出素子の中では、電子放出部もしくはその周辺部を微粒子膜から形成したものが電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。従って、高輝度で大画面の画像表示装置の表示パネルにマルチ電子ビーム源を用いるには、最も好適であると言える。そこで、上記実施の形態の表示パネル1000においては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型電子放出素子を用いた。そこで、まず好適な表面伝導型電子放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0104】(表面伝導型電子放出素子の好適な素子構成と製法)電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型電子放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0105】(平面型の表面伝導型電子放出素子)まず最初に、平面型表面伝導型電子放出素子の素子構成と製法について説明する。これは前述した図18のステップS100の工程に相当するものである。

【0106】図19に示すのは、平面型の表面伝導型電子放出素子の構成を説明するための平面図(a)および断面図(b)である。

【0107】図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0108】基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上に、例えばSiO<sub>2</sub>を材料とする絶縁層を積層した基板などを用いることができる。また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、或はこれらの金属の合金、或はIn<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。これら電極1102、1103を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（例えば印刷技術）を用いて形成してもさしつかえない。

【0109】素子電極1102と1103の形状は、この表面伝導型電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも表示装置に適用するために好ましいのは数マイクロメートルより数十マイクロメートルの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメートルの範囲から適当な数値が選ばれる。

【0110】また、導電性薄膜1104の部分には微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。この微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、或は微粒子が互いに隣接した構造か、或は微粒子が互いに重なり合った構造が観測される。この微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。即ち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0111】また、微粒子膜を形成するのに用いられる材料としては、例えば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pbなどをはじめとする金属や、PdO、Sn

O<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、PbO、Sb<sub>2</sub>O<sub>3</sub>などをはじめとする酸化物や、HfB<sub>2</sub>、ZrB<sub>2</sub>、LaB<sub>6</sub>、CeB<sub>6</sub>、YB<sub>4</sub>、Gd<sub>2</sub>B<sub>4</sub>などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WCなどをはじめとする炭化物や、TiN、ZrN、HfNなどをはじめとする窒化物や、Si、Geなどをはじめとする半導体や、カーボンなどがあげられ、これらの中から適宜選択される。

【0112】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sg]の範囲に含まれるよう設定した。

【0113】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図19の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0114】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。この亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。この亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図19においては模式的に示した。

【0115】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0116】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。

【0117】なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図19においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0118】以上、好ましい素子の基本構成を述べたが、実施の形態においては以下のような素子を用いた。

【0119】即ち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメートル]とした。

【0120】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストロ

ーム]、幅Wは100[マイクロメートル]とした。

【0121】次に、好適な平面型の表面伝導型電子放出素子の製造方法について説明する。図20(a)～(d)は、表面伝導型電子放出素子の製造工程を説明するための断面図で、各部材の表記は前記図19と同一である。

【0122】(1)まず、図20(a)に示すように、基板1101上に素子電極1102および1103を形成する。この素子電極1102、1103を形成するにあたっては、予め基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄した後、素子電極の材料を堆積させる。この材料を堆積する方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用ればよい。その後、堆積した電極材料をフォトリソグラフィ・エッチング技術を用いてパターンニングし、(a)に示した一対の素子電極(1102と1103)を形成する。

【0123】(2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0124】この導電性薄膜を形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。具体的には、本実施の形態では主要元素としてPdを用いた。また、実施の形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピンコート法やスプレー法を用いてもよい。

【0125】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施の形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0126】(3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する(図18の通電フォーミング処理(S101)に相当)。この通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(即ち、電子放出部1105)においては、薄膜に適当な亀裂が形成されている。尚、この電子放出部1105が形成される前と比較すると、形成された後は、素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0127】このフォーミング時の通電方法をより詳しく説明するために、図21に、フォーミング用電源11

10から印加する適宜の電圧波形の一例を示す。

【0128】微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施の形態の場合には、同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順次昇圧した。また、電子放出部1105の形成状況をモニタするためのモニタパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0129】本実施の形態においては、例えば10のマイナス5乗[torr]程度の真空雰囲気下において、例えばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値Vpfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニタパルスPmを挿入した。ここでフォーミング処理に悪影響を及ぼすことがないように、モニタパルスの電圧Vpmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1×10の6乗[オーム]になった段階、即ち、モニタパルス印加時に電流計1111で計測される電流が1×10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0130】尚、上記の方法は、本実施の形態の表面伝導型電子放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、或は素子電極間隔など表面伝導型電子放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0131】(4)次に、図20(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う(図18のステップS102の処理に相当)。この通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0132】具体的には、10のマイナス2乗乃至10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0133】この通電活性化における通電方法をより詳しく説明するために、図22(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施の形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 $V_{ac}$ は14[V]、パルス幅 $T_3$ は1[ミリ秒]、パルス間隔 $T_4$ は10[ミリ秒]とした。尚、上述の通電条件は、本実施の形態の表面伝導型電子放出素子に関する好ましい条件であり、表面伝導型電子放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0134】図20(d)に示す1114は該表面伝導型電子放出素子から放出される放出電流 $I_e$ を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。尚、基板1101を表示パネル1000の中に組み込んでから活性化処理を行う場合には、表示パネル1000の蛍光面をアノード電極1114として用いる。そして活性化用電源1112から電圧を印加する間、電流計1116で放出電流 $I_e$ を計測して通電活性化処理の進行状況をモニタし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 $I_e$ の一例を図22(b)に示す。

【0135】こうして活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 $I_e$ は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 $I_e$ がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0136】なお、上述の通電条件は、本実施の形態の表面伝導型電子放出素子に関する好ましい条件であり、表面伝導型電子放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0137】以上のようにして、図20(e)に示す平面型の表面伝導型電子放出素子を製造した。

【0138】(垂直型の表面伝導型電子放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型電子放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型電子放出素子の構成について説明する。

【0139】図23は、垂直型の基本構成を説明するための模式的な断面図である。

【0140】図において、1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0141】この垂直型の表面伝導型電子放出素子が先に説明した平面型の表面伝導型電子放出素子と異なる点は、素子電極のうちの片方(1202)が段差形成部材

1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。従って、図19の平面型素子における素子電極間隔 $L_s$ は、垂直型においては、段差形成部材1206の段差高 $L_s$ として設定される。尚、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえば $SiO_2$ のような電気的に絶縁性の材料を用いる。

【0142】次に、垂直型の表面伝導型電子放出素子の製法について説明する。図24(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は前記図23と同一である。

【0143】(1)まず、図24(a)に示すように、基板1201上に素子電極1203を形成する。

【0144】(2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、例えば $SiO_2$ をスパッタ法で積層すればよいが、例えば、真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0145】(3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0146】(4)次に、同図(d)に示すように、絶縁層の一部を、例えばエッチング法を用いて除去し、素子電極1203を露出させる。

【0147】(5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、例えば塗布法などの成膜技術を用いればよい。

【0148】(6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する(図20(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい)。

【0149】(7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図20(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい)。

【0150】以上のようにして、図24(f)に示す垂直型の表面伝導型電子放出素子を製造した。

【0151】(表示装置に用いた表面伝導型電子放出素子の特性)以上、平面型と垂直型の表面伝導型電子放出素子について、その素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0152】図25は、表示装置に用いた素子の、(放出電流 $I_e$ )対(素子印加電圧 $V_f$ )特性、及び(素子電流 $I_f$ )対(素子印加電圧 $V_f$ )特性の典型的な例を示す。尚、放出電流 $I_e$ は素子電流 $I_f$ に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの

特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意の単位で図示した。

【0153】この表示装置に用いた表面伝導型電子放出素子は、放出電流  $I_e$  に関して以下に述べる3つの特性を有している。

【0154】第1に、ある電圧（これを閾値電圧  $V_{th}$  と呼ぶ）以上の大きさの電圧を素子に印加すると急激に放出電流  $I_e$  が増加するが、一方、閾値電圧  $V_{th}$  未満の電圧では放出電流  $I_e$  はほとんど検出されない。即ち、放出電流  $I_e$  に関して、明確な閾値電圧  $V_{th}$  を持った非線形素子である。

【0155】第2に、放出電流  $I_e$  は素子に印加する電圧  $V_f$  に依存して変化するため、電圧  $V_f$  で放出電流  $I_e$  の大きさを制御できる。

【0156】第3に、表面伝導型電子放出素子に印加する電圧  $V_f$  に対して素子から放出される電流  $I_e$  の応答速度が速いため、電圧  $V_f$  を印加する時間の長さによって、素子から放出される電子の電荷量を制御できる。

【0157】以上のような特性を有するため、表面伝導型電子放出素子を表示装置に好適に用いることができた。例えば、多数の素子を表示画面の画素に対応して設けた表示装置において、第1の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。即ち、駆動中の素子には所望の発光輝度に応じて閾値電圧  $V_{th}$  以上の電圧を適宜印加し、非選択状態の素子には閾値電圧  $V_{th}$  未満の電圧を印加する。そして駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0158】また、第2の特性か、又は第3の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0159】（多数素子を単純マトリクス配線したマルチ電子ビーム源の構造）次に、上述の表面伝導型電子放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0160】図26に示すのは、前述の図1の表示パネル1000に用いたマルチ電子ビーム源の平面図である。ここで、基板1001上には、前記図19で示したものと同様な表面伝導型電子放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004とにより、単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0161】図26のA-A'に沿った断面図を図27に示す。

【0162】尚、このような構造のマルチ電子源は、予め基板上に行方向配線電極1003、列方向配線電極1004、電極間絶縁層（不図示）および表面伝導型電子

放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003および列方向配線電極1004を介して各素子に給電して、前述したように、通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0163】図28は、本実施の形態の表面伝導型電子放出素子を電子ビーム源として用いた表示パネル1000に、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した多機能表示装置の一例を示すブロック図である。

【0164】図中、1000は本実施の形態の表示（ディスプレイ）パネル、2101は表示パネル1000の駆動回路、2102はディスプレイコントローラ、2103はマルチプレクサ、2104はデコーダ、2105は入出力インターフェース回路、2106はCPU、2107は画像生成回路、2108および2109および2110は画像メモリインターフェース回路、2111は画像入力インターフェース回路、2112および2113はTV信号受信回路、2114は入力部である。尚、本実施の形態の表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本実施の形態の表示パネル1000の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカなどについては説明を省略する。以下、画像信号の流れに沿って各部の機能を説明する。

【0165】まず、TV信号受信回路2113は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でもよい。また、これらより更に多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記表示パネル1000の利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。TV信号受信回路2112は、例えば同軸ケーブルや光ファイバなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。またTV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0166】画像入力インターフェース回路2111は、例えばTVカメラや画像読み取りスキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2110は、ビデオテープレコーダ（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた

画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ2104に出力される。入出力インターフェース回路2105は、本表示装置と、外部のコンピュータもしくはコンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字データ・図形情報の入出力を行うのはもちろんのこと、場合によっては本表示装置の備えるCPU2106と外部との間で制御信号や数値データの入出力などを行うことも可能である。

【0167】また、画像生成回路2107は、前記入出力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、或はCPU2106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行うためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。本回路により生成された表示用画像データは、デコーダ2104に出力されるが、場合によっては前記入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンタ入出力することも可能である。

【0168】CPU2106は、主として本表示装置の動作制御や、表示画像の生成や選択や編集に関わる作業を行う。例えば、マルチプレクサ2103に制御信号を出力し、表示パネル1000に表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネル・コントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースか、ノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。そして画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路2105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。なお、CPU2106は、もちろんこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。あるいは、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協働して行っても良い。

【0169】入力部2114は、前記CPU2106に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、例えばキーボードやマウスのほか、ジョイスティック、バーコードリーダ、音声認識装置など多様な入力機器を用いる事が可能である。また、デコーダ2104は、前記2107ないし2113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。なお、同図中に点線で示すように、デコーダ2104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、あるいは前記画像生成回路2107およびCPU2106と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0170】マルチプレクサ2103は、CPU2106より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ2103はデコーダ2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。ディスプレイパネル・コントローラ2102は、CPU2106より入力される制御信号に基づき駆動回路2101の動作を制御するための回路である。

【0171】まず、表示パネル1000の基本的な動作にかかわるものとして、例えば表示パネル1000の駆動用電源（図示せず）の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。また、表示パネル1000の駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路2101に対して出力する。また場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。駆動回路2101は、表示パネル1000に印加する駆動信号を発生するための回路であり、マルチプレクサ2103から入力される画像信号と、前記ディスプレイパネル・コントローラ2102より入力される制御信号に基づいて動作するものである。

【0172】以上、各部の機能を説明したが、図28に例示した構成により、本実施の形態の表示装置においては、多様な画像情報源より入力される画像情報を表示パネル1000に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ

2104において逆変換された後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいて表示パネル1000に駆動信号を印加する。これにより、表示パネル1000において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0173】また、本実施の形態の表示装置においては、前記デコーダ2104に内蔵する画像メモリや、画像生成回路2107およびCPU2106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ換え、はめ込みなどをはじめとする画像編集を行う事も可能である。また、本実施の形態の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行うための専用回路を設けても良い。

【0174】従って、本実施の形態の表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像および動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備える事が可能で、産業用あるいは民生用として極めて応用範囲が広い。尚、この図28は、表面伝導型電子放出素子を電子ビーム源とする表示パネル1000を用いた表示装置の構成の一例を示したにすぎず、これのみに限定されるものではない。例えば、図28の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、この表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0175】この表示装置においては、とりわけ表面伝導型電子放出素子を電子ビーム源とする表示パネル1000が容易に薄形化できるため、表示装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型電子放出素子を電子ビーム源とする表示パネル1000は大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示することが可能である。

【0176】また、本発明は、ホストコンピュータ、インタフェース、プリンタ等の複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによって実施される場合にも適用で

きる。この場合、本発明に係るプログラムを格納した記憶媒体が本発明を構成することになる。そして、該記憶媒体からそのプログラムをシステム或は装置に読み出すことによって、そのシステム或は装置が、予め定められた仕方で動作する。

【0177】この場合、記憶媒体から読出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

【0178】プログラムコードを供給するための記憶媒体としては、例えば、フロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモ리카ード、ROMなどをを用いることができる。

【0179】また、コンピュータが読出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているOS（オペレーティングシステム）などが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれる。

【0180】さらに、記憶媒体から読出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれる。

【0181】以上説明したように本実施の形態によれば、複数のマトリクス配線された表面伝導型放出素子を用い、気密容器を封止する前に、電子の照射により蛍光体の脱ガスを行うことにより、その気密容器の封止後、画像表示のために駆動する際、蛍光体面からの脱ガスを最小限に抑えることができる。そのため安定した電子ビームが得られ、また耐久性にも優れた画像形成装置を製造することができるという効果がある。

【0182】

【発明の効果】以上説明したように本発明によれば、気密容器内の排気中に、電子源から電子を放出させて蛍光体面を照射することにより、蛍光体面に吸着或は付着したガスを効率良く脱離できる。

【0183】また本発明によれば、蛍光体面のガスをより効率的に除去できるという効果がある。

【0184】また本発明によれば、蛍光体面に電子が照射される面積を広くして、より効率良くガスを除去できる。

【0185】また本発明によれば、電子源と蛍光体面との間に印加される電圧を変更することにより電子が照射される位置を変更させて、より効率良くガスを除去でき

るという効果がある。

【0186】

【図面の簡単な説明】

【図1】本実施の形態の表示パネル構成を一部切り欠いて示す外観斜視図である。

【図2】本実施の形態の表示パネルのフェースプレートに蛍光体配列を例示した平面図である。

【図3】本実施の形態における脱ガス時の電子放出素子の駆動を説明する図である。

【図4】本実施の形態1における脱ガス時の概略構成を示したブロック図である。

【図5】実施の形態1において、アノード電圧に対応して放出電子のフェースプレートへの到達点を表した模式図である。

【図6】実施の形態1における電子源と高圧電源の駆動を説明するタイミングチャートである。

【図7】実施の形態1における電子源の駆動制御を示すフローチャートである。

【図8】実施の形態1における高圧電源の制御を示すフローチャートである。

【図9】本実施の形態12における脱ガス時の概略構成を示したブロック図である。

【図10】実施の形態2において、素子電圧 $V_f$ に対応して放出電子のフェースプレートへの到達点を表した模式図である。

【図11】実施の形態2における電子源に印加するパルスを制御するための処理を示すフローチャートである。

【図12】実施の形態2における電子源に印加するパルスとアノード電圧を示すタイミングチャートである。

【図13】実施の形態3における電子源に印加するパルスを制御するための処理を示すフローチャートである。

【図14】実施の形態3における電子源に印加するパルスとアノード電圧を示すタイミングチャートである。

【図15】実施の形態4における電子源に印加するパルスとアノード電圧を制御するための処理を示すフローチャートである。

【図16】実施の形態4における電子源に印加するパルスとアノード電圧を示すタイミングチャートである。

【図17】実施の形態4におけるアノード電圧を示すタイミングチャートである。

【図18】本実施の形態におけるマルチ電子源の製造工程を示すフローチャートである。

【図19】本実施の形態で用いた平面型の表面伝導型電

子放出素子の平面図(a)、断面図(b)である。

【図20】平面型の表面伝導型電子放出素子製造工程を示す断面図である。

【図21】通電フォーミング処理の際の印加電圧波形例を示す図である。

【図22】通電活性化処理の際の印加電圧波形(a)、放出電流 $I_e$ の変化(b)例を示す図である。

【図23】本実施の形態で用いた垂直型の表面伝導型電子放出素子の断面図である。

【図24】垂直型の表面伝導型電子放出素子の製造工程を示す断面図である。

【図25】本実施の形態で用いた表面伝導型電子放出素子の典型的な特性を示すグラフ図である。

【図26】本実施の形態で用いたマルチ電子ビーム源の基板の平面図である。

【図27】本実施の形態で用いたマルチ電子ビーム源の基板の一部断面図である。

【図28】本発明の実施の形態である多機能画像表示装置の構成を示すブロック図である。

【図29】従来の表面伝導型電子放出素子の構成を示す図である。

【図30】従来のマルチ電子源のマトリクス配線を説明する図である。

【符号の説明】

7 パルス発生電源及び制御スイッチング回路

11 制御部(パソコン)

12 排気管

1000 表示パネル

1001 絶縁性基板

1002 表面伝導型放出素子

1005 リアプレート

1006 側壁

1007 フェースプレート

1008 蛍光膜

1010 黒色導電体

1102, 1103, 1202, 1203 素子電極

1105, 1205 電子放出部

1110 フォーミング用電源

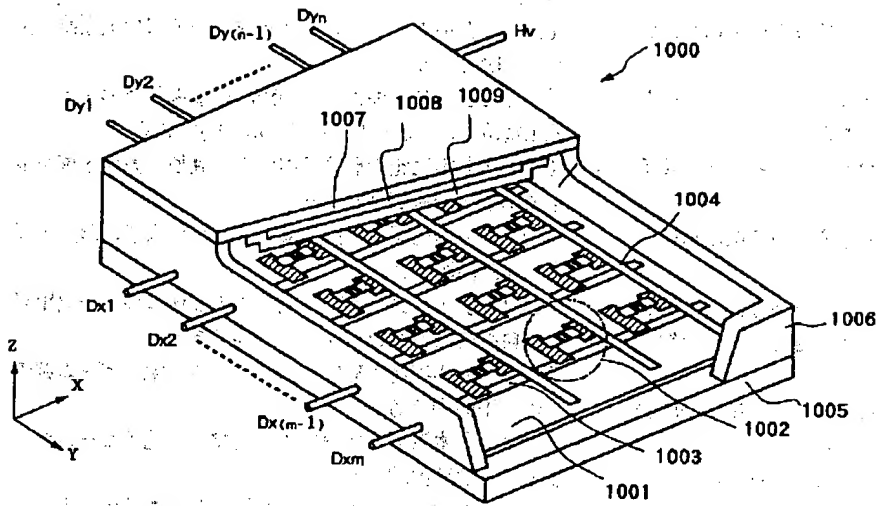
1111, 1116 電流計

1112 活性化用電源

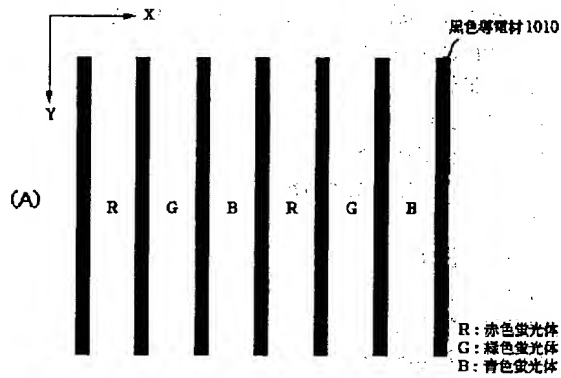
1114 アノード電極

1115 直流高電圧電源

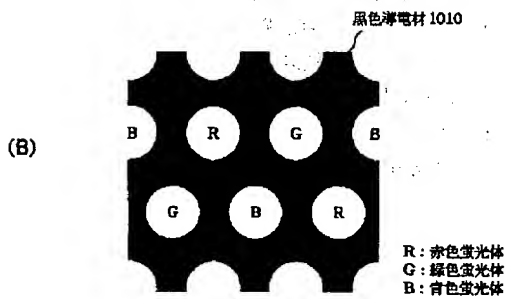
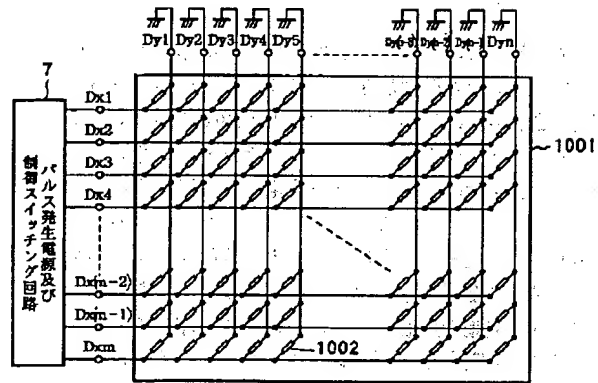
【図1】



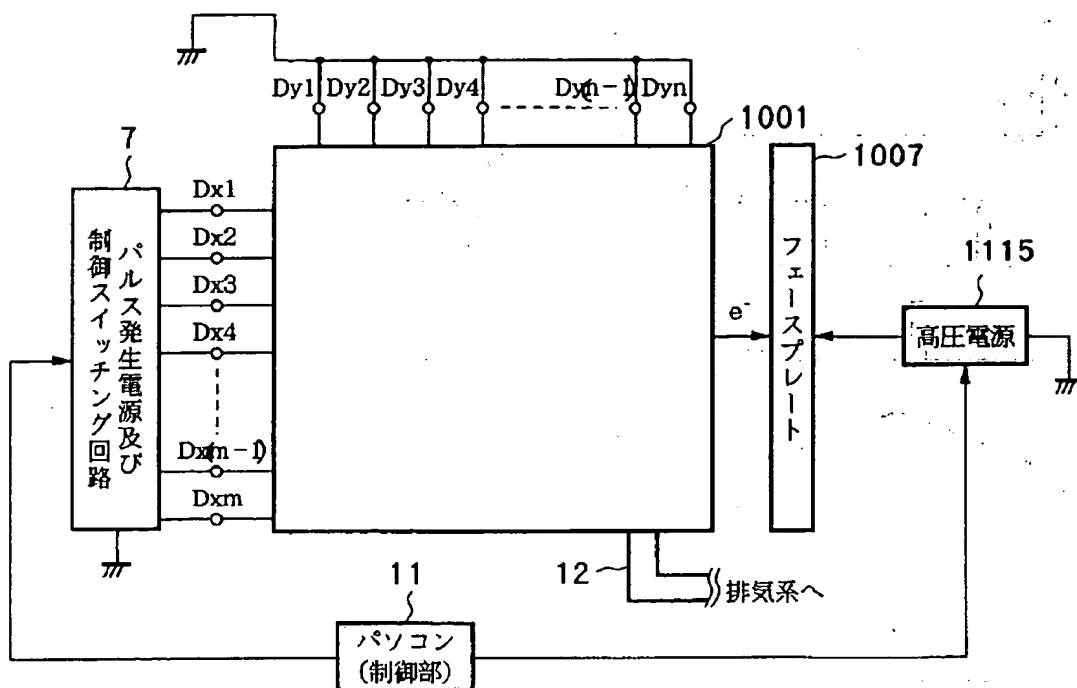
【図2】



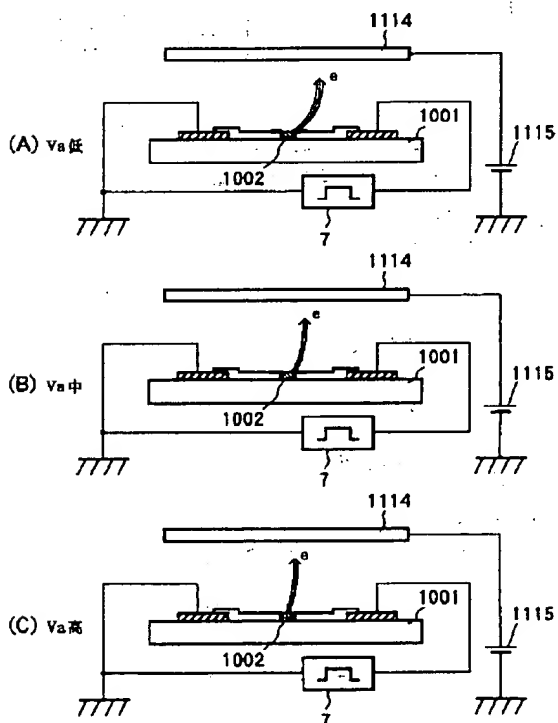
【図3】



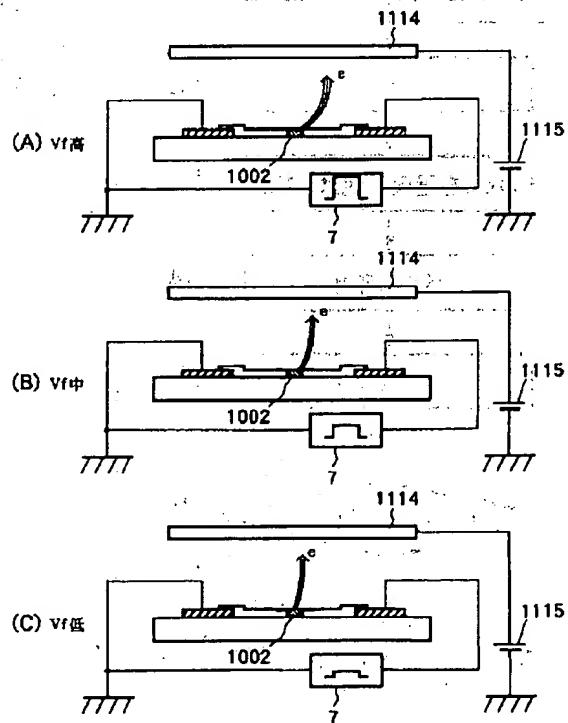
【図4】



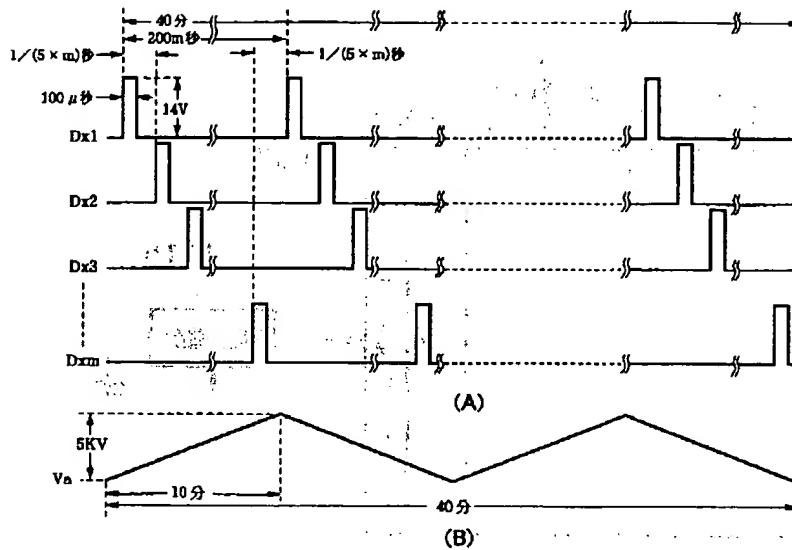
【図5】



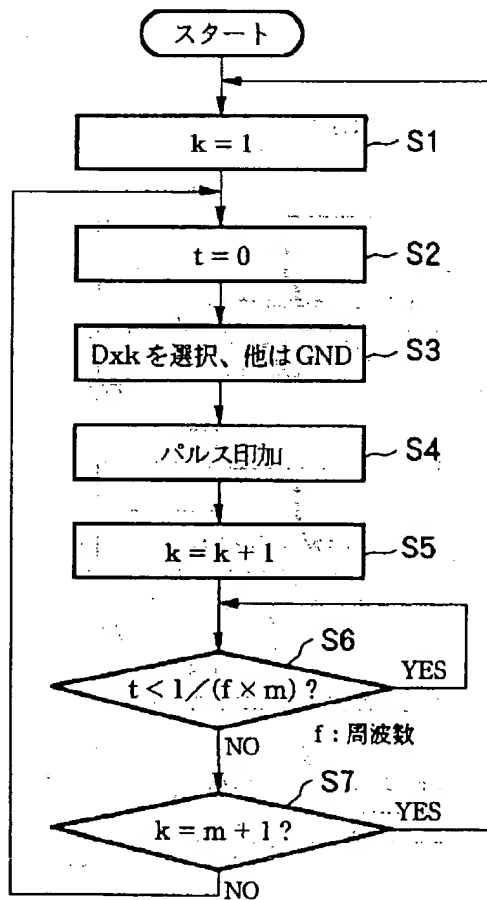
【図10】



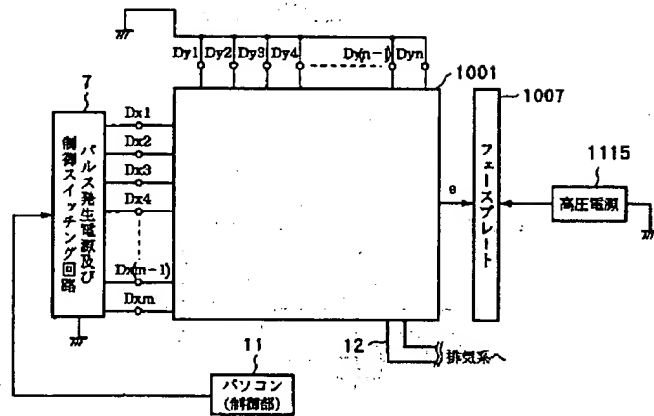
【図6】



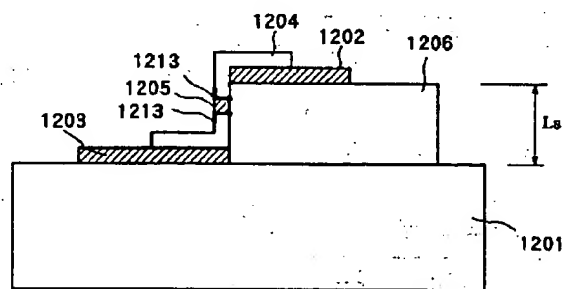
【図7】



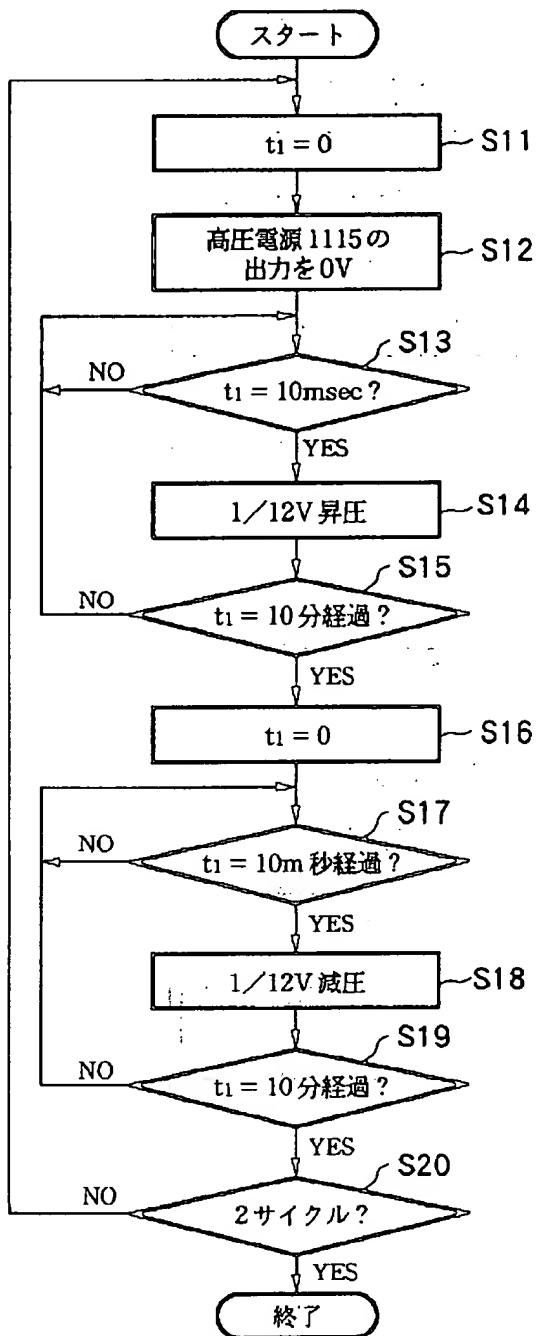
【図9】



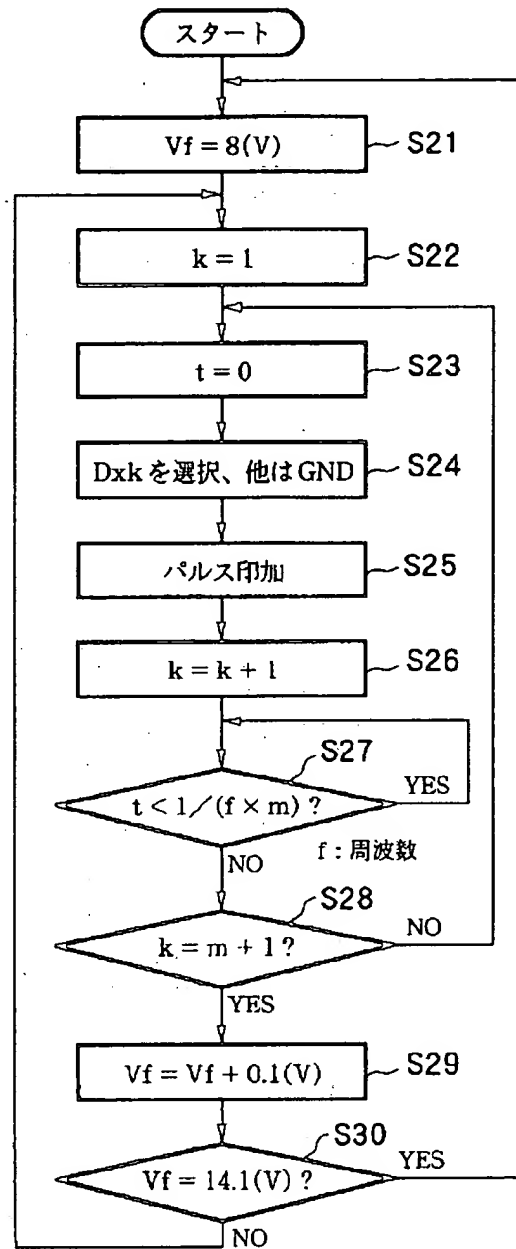
【図23】



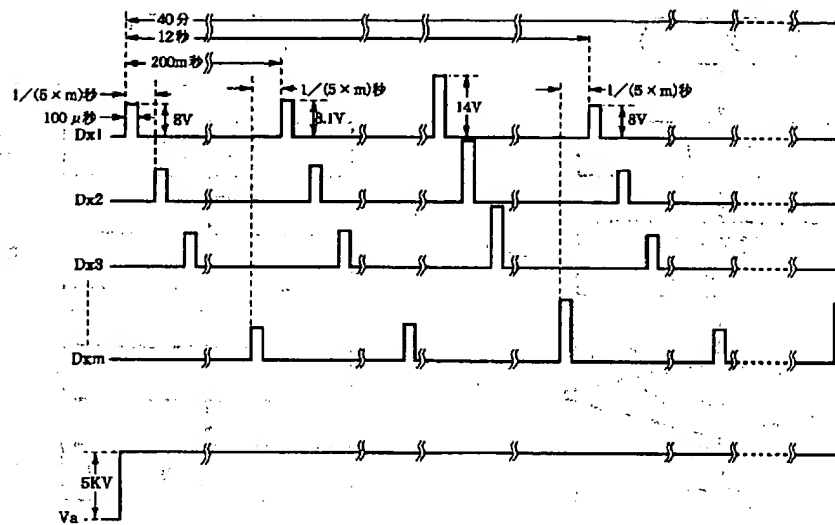
【図8】



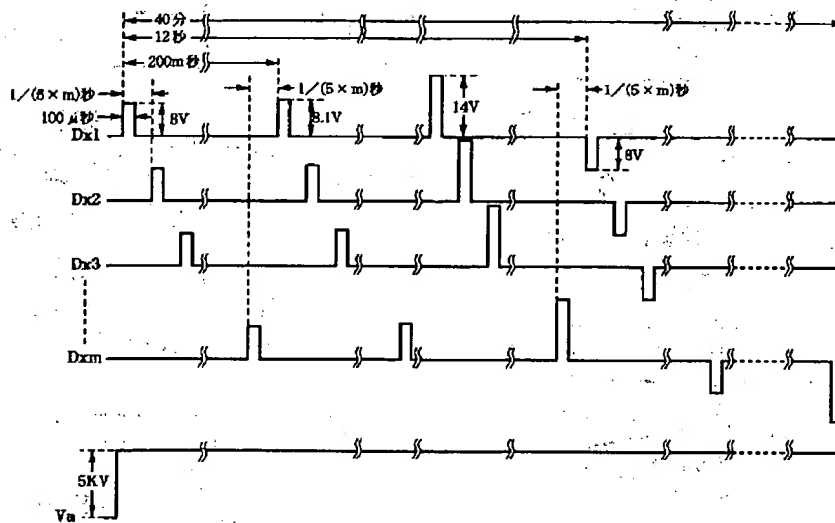
【図11】



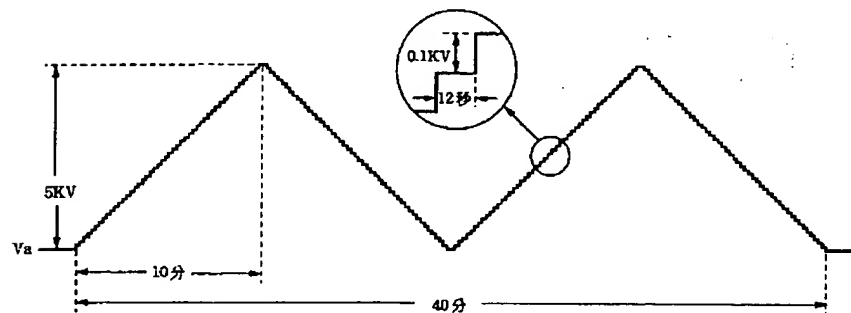
【図12】



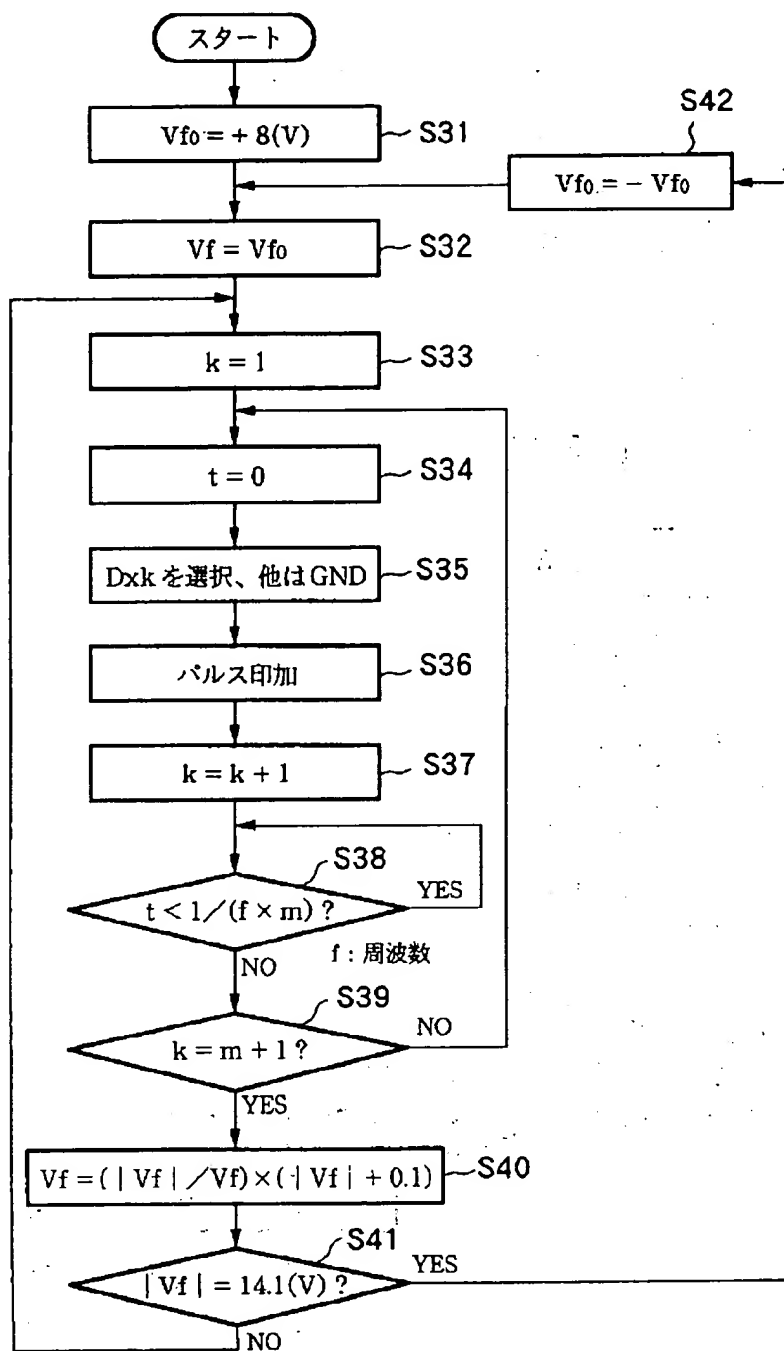
【図14】



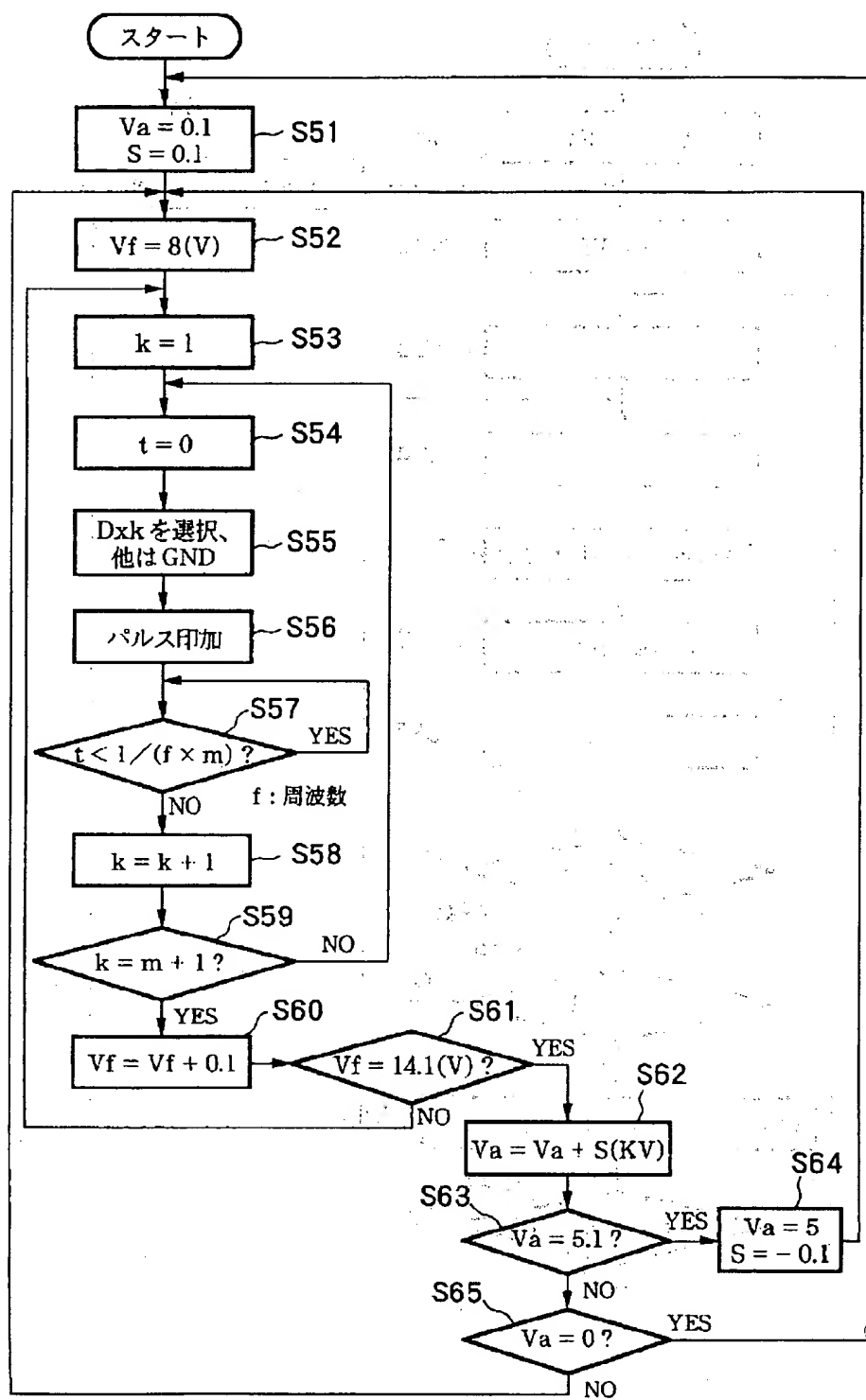
【図17】



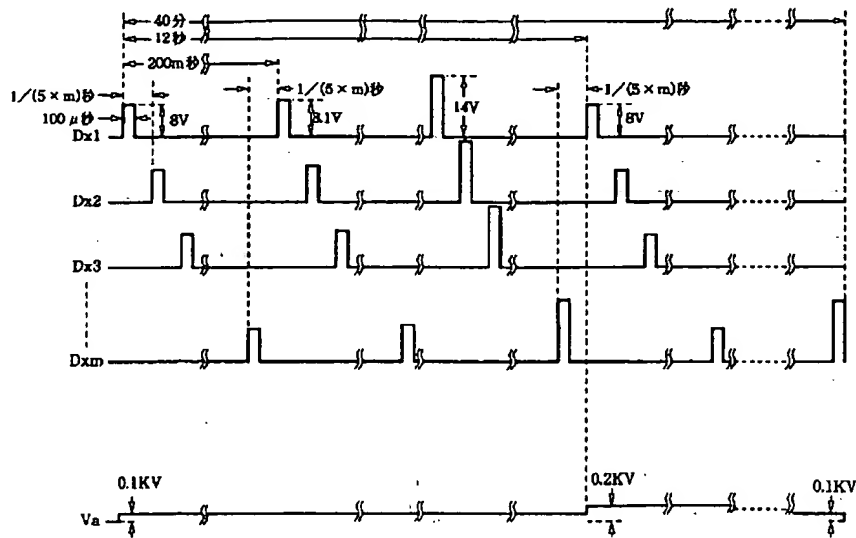
【図13】



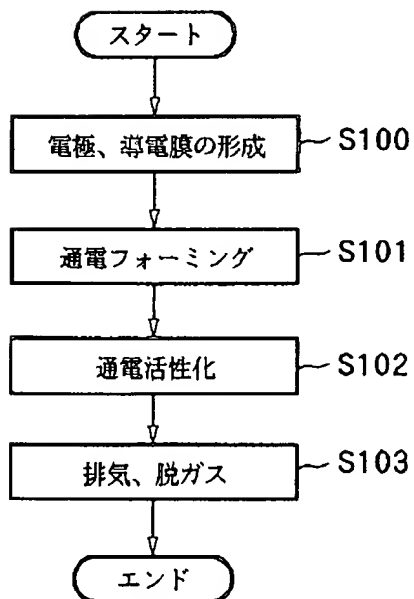
【図15】



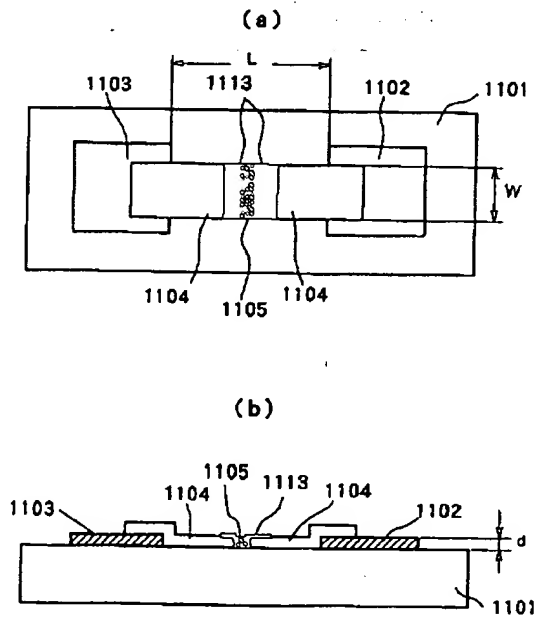
【図16】



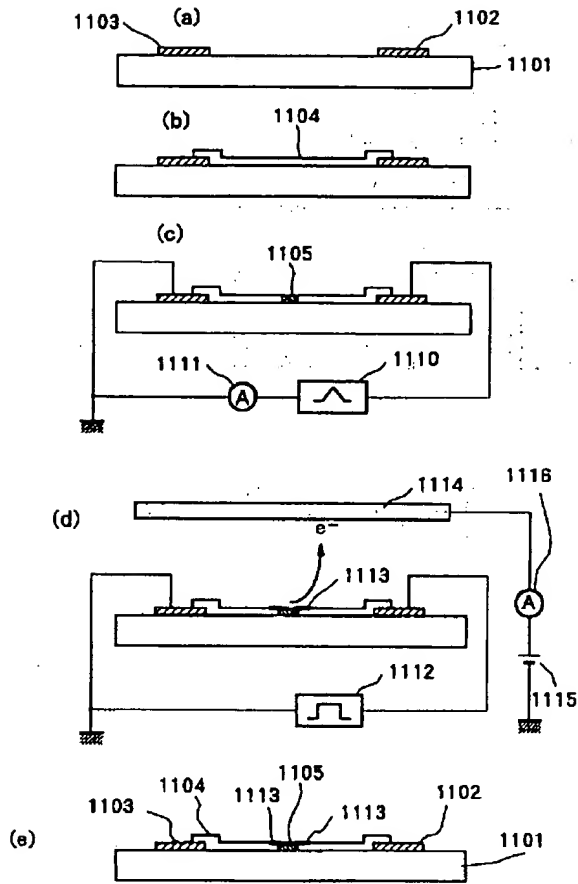
【図18】



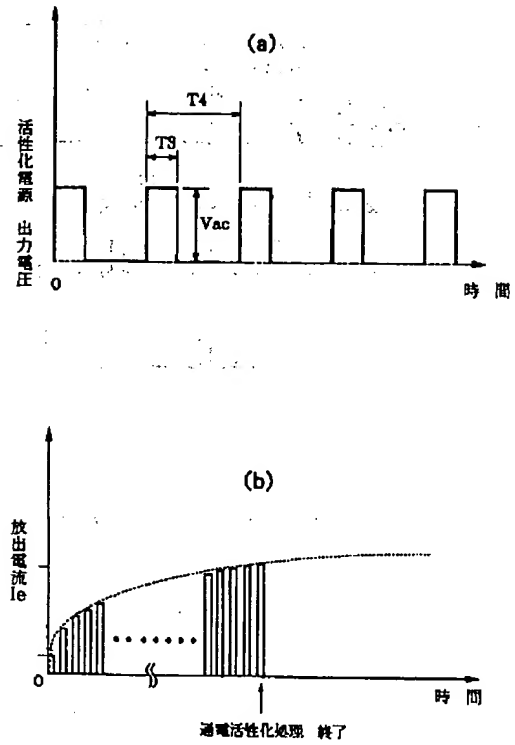
【図19】



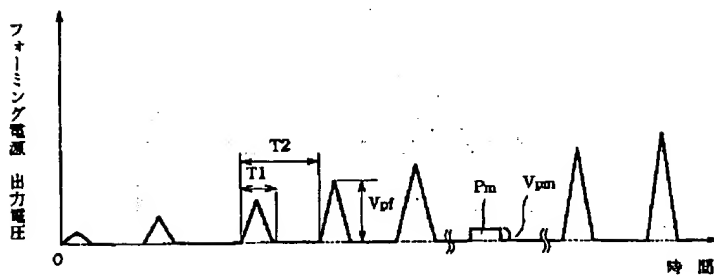
【図20】



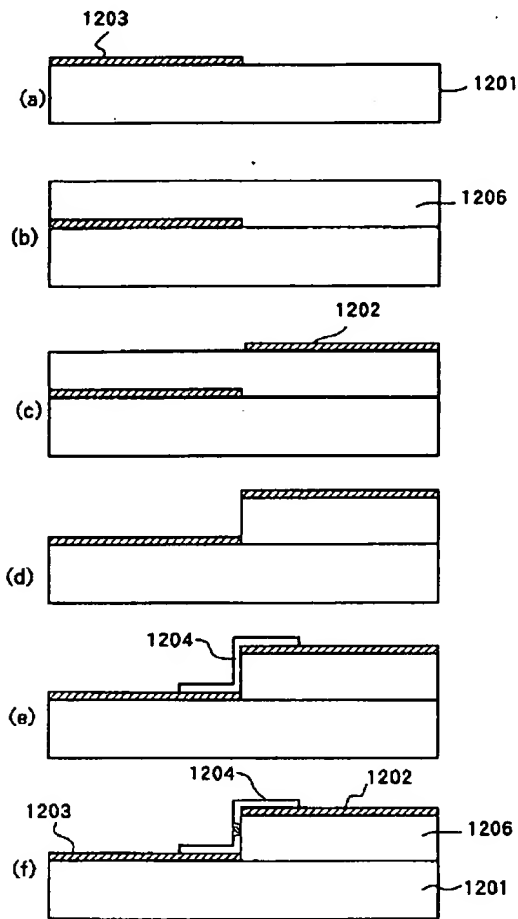
【図22】



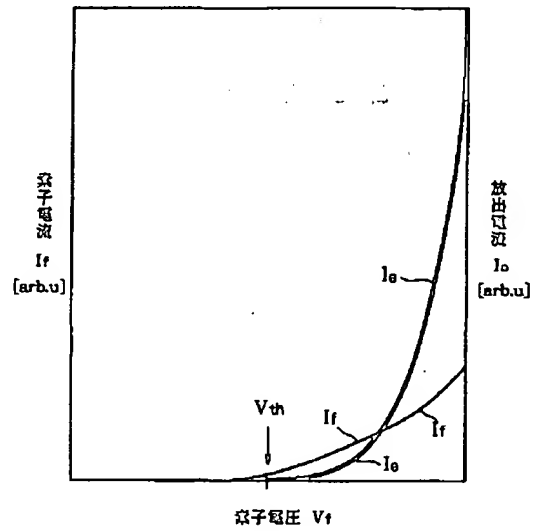
【図21】



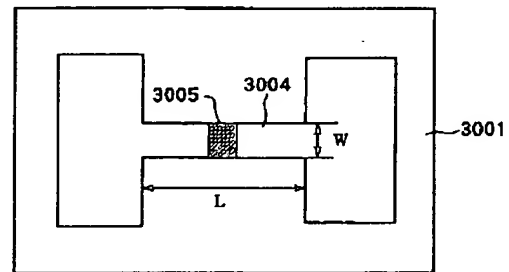
【図24】



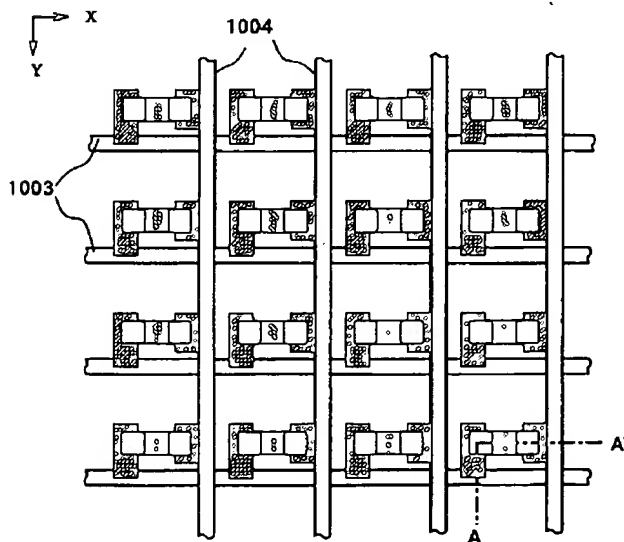
【図25】



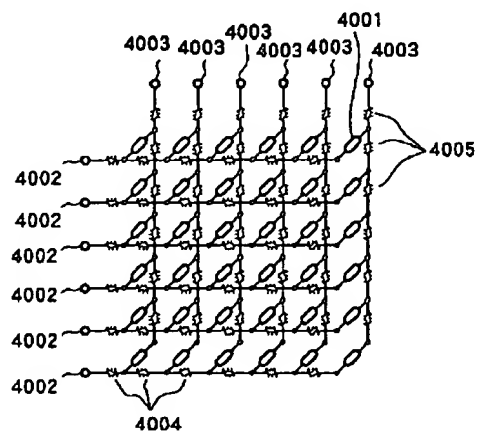
【図29】



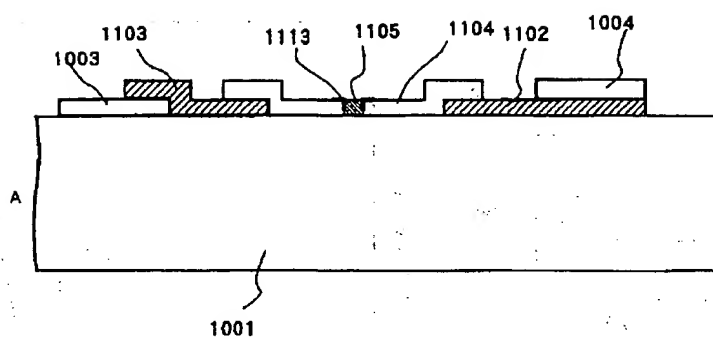
【図26】



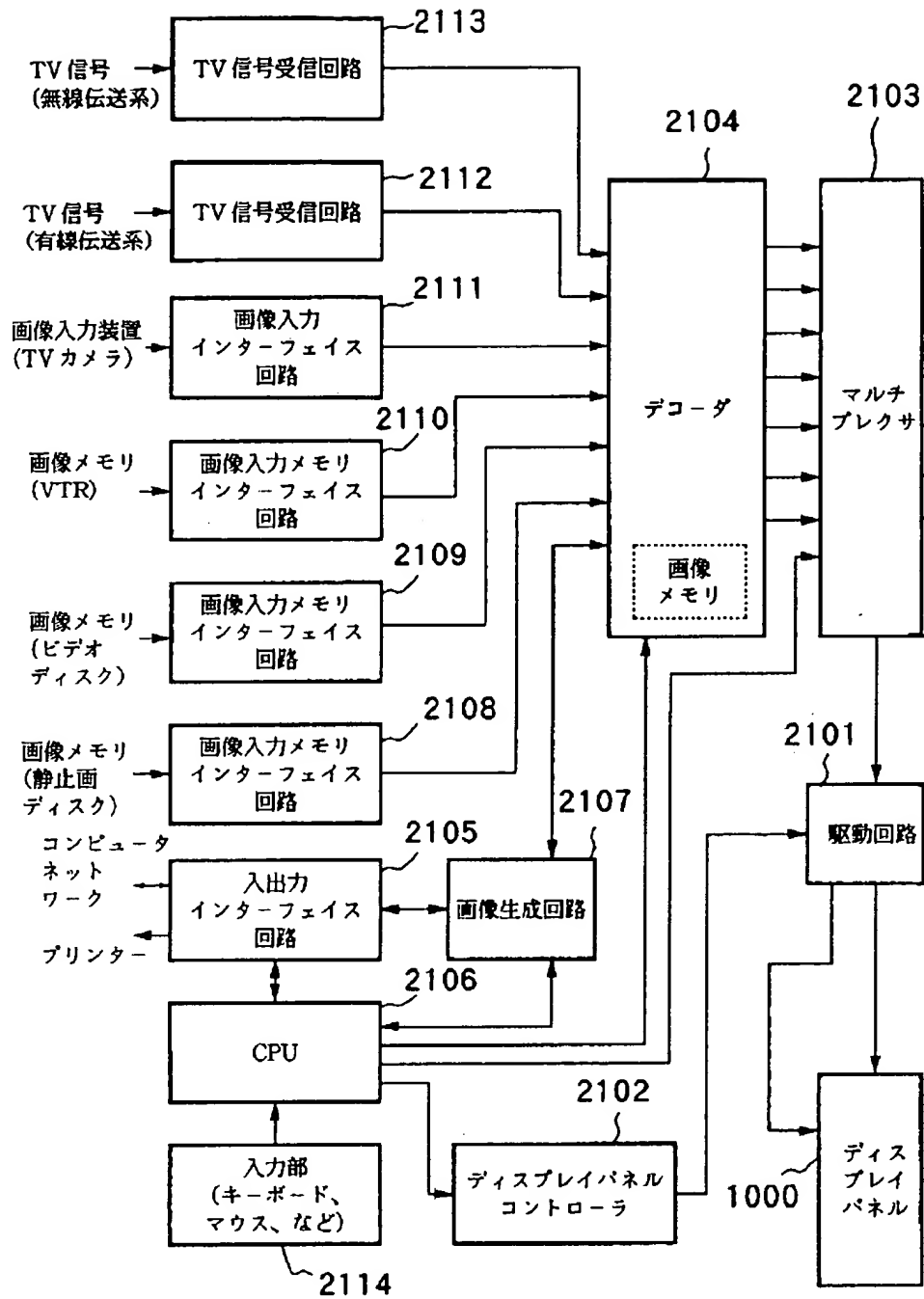
【図30】



【図27】



【図28】



**THIS PAGE BLANK (USPTO)**